

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-156357

(P2001-156357A)

(43)公開日 平成13年6月8日(2001.6.8)

(51)Int.Cl.<sup>7</sup>  
H 01 L 43/08  
G 01 R 33/09  
G 11 B 5/39  
G 11 C 11/15  
H 01 F 10/16

識別記号

F I  
H 01 L 43/08  
G 11 B 5/39  
G 11 C 11/15  
H 01 F 10/16  
H 01 L 43/12

テ-マコード\*(参考)

Z

審査請求 未請求 請求項の数11 O.L (全 26 頁) 最終頁に統く

(21)出願番号 特願2000-265663(P2000-265663)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(22)出願日 平成12年9月1日(2000.9.1)

(72)発明者 斎藤 好昭

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(31)優先権主張番号 特願平11-262327

(72)発明者 中島 健太郎

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(32)優先日 平成11年9月16日(1999.9.16)

(74)代理人 100058479

弁理士 鈴江 武彦 (外6名)

(33)優先権主張国 日本 (J P)

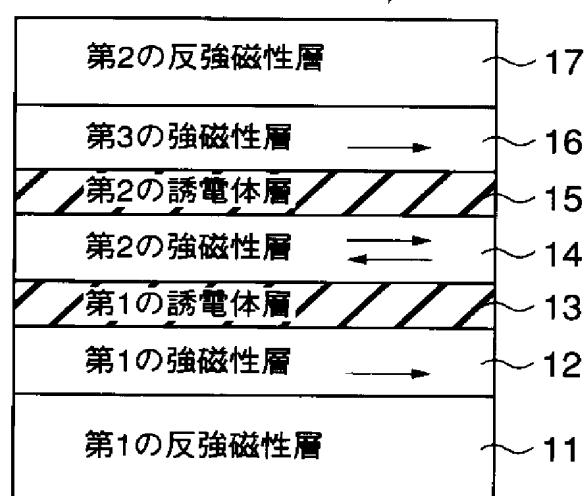
最終頁に統く

(54)【発明の名称】 磁気抵抗効果素子および磁気記録素子

(57)【要約】

【課題】 所望の出力電圧値を得るために印加電圧を増やしても磁気抵抗変化率があまり減少せず、書き込みによって磁化固着層の一部の磁気モーメントが回転して出力が徐々に低下する問題がなく、さらに反転磁場を自由に設計できる磁気抵抗効果素子を提供する。

【解決手段】 第1の反強磁性層(11)／第1の強磁性層(12)／第1の誘電体層(13)／第2の強磁性層(14)／第2の誘電体層(15)／第3の強磁性層(16)／第2の反強磁性層(17)が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、フリー層である第2の強磁性層(14)がC<sub>o</sub>基合金またはC<sub>o</sub>基合金／Ni—Fe合金／C<sub>o</sub>基合金の三層膜からなり、第1ないし第3の強磁性層にトンネル電流を流す。



## 【特許請求の範囲】

【請求項1】 第1の反強磁性層／第1の強磁性層／第1の誘電体層／第2の強磁性層／第2の誘電体層／第3の強磁性層／第2の反強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第2の強磁性層がC<sub>o</sub>基合金またはC<sub>o</sub>基合金／Ni—Fe合金／C<sub>o</sub>基合金の三層膜からなり、前記第1ないし第3の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項2】 第1の強磁性層／第1の誘電体層／第2の強磁性層／第1の反強磁性層／第3の強磁性層／第2の誘電体層／第4の強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層がC<sub>o</sub>基合金またはC<sub>o</sub>基合金／Ni—Fe合金／C<sub>o</sub>基合金の三層膜からなり、前記第1ないし第4の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項3】 第1の反強磁性層／第1の強磁性層／第1の誘電体層／第2の強磁性層／第2の反強磁性層／第3の強磁性層／第2の誘電体層／第4の強磁性層／第3の反強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層または前記第2および第3の強磁性層がC<sub>o</sub>基合金またはC<sub>o</sub>基合金／Ni—Fe合金／C<sub>o</sub>基合金の三層膜からなり、前記第1ないし第4の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項4】 第1の強磁性層／第1の誘電体層／第2の強磁性層／第1の非磁性層／第3の強磁性層／第2の非磁性層／第4の強磁性層／第2の誘電体層／第5の強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、互いに隣り合う第2、第3、第4の強磁性層が非磁性層を介して反強磁性結合しており、前記第1および第5の強磁性層がC<sub>o</sub>基合金またはC<sub>o</sub>基合金／Ni—Fe合金／C<sub>o</sub>基合金の三層膜からなり、前記第1ないし第5の強磁性層にトンネル電流を流すことを特徴とする磁気抵抗効果素子。

【請求項5】 前記C<sub>o</sub>基合金またはC<sub>o</sub>基合金／Ni—Fe合金／C<sub>o</sub>基合金の三層膜の膜厚が、1～5 nmであることを特徴とする請求項1ないし4のいずれかに記載の磁気抵抗効果素子。

【請求項6】 トランジスタまたはダイオードと、請求項1ないし4のいずれかに記載の磁気抵抗効果素子とを具備したことを特徴とする磁気記録素子。

【請求項7】 トランジスタまたはダイオードと、請求項1または3に記載の磁気抵抗効果素子とを具備した磁気記録素子において、前記磁気抵抗効果素子の少なくとも最上層の反強磁性層がビットラインの一部を構成していることを特徴とする磁気記録素子。

【請求項8】 磁化方向が固着された第1の磁化固着層と、第1の誘電体層と、磁化方向が反転可能な磁気記録

層と、第2の誘電体層と、磁化方向が固着された第2の磁化固着層とを有し、前記磁気記録層が、磁性層、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反強磁性結合しており、前記2つの磁化固着層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする磁気記録素子。

【請求項9】 磁化方向が固着された第1の磁化固着層と、第1の誘電体層と、磁化方向が反転可能な磁気記録層と、第2の誘電体層と、磁化方向が固着された第2の磁化固着層とを有し、前記磁気記録層が、磁性層、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反強磁性結合しており、前記第2の磁化固着層が、磁性層、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反強磁性結合しており、前記第1の磁化固着層の長さが、前記第2の磁化固着層および前記磁気記録層の長さよりも長く形成されており、前記2つの磁化固着層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする磁気記録素子。

【請求項10】 請求項8記載の磁気記録素子を構成する前記第1または第2の磁化固着層を通して前記磁気記録層にスピンドル電流を供給するとともに、書き込み用の配線に電流を流して前記磁気記録層に電流磁界を印加することを特徴とする磁気記録素子への書き込み方法。

【請求項11】 請求項1ないし4のいずれかに記載の磁気抵抗効果素子を具備したことを特徴とする磁気センサーまたは磁気ヘッド。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は強磁性二重トンネル接合を有する磁気抵抗効果素子、およびそれを用いた磁気記録素子に関する。

## 【0002】

【従来の技術】 磁気抵抗効果は強磁性体に磁場を印加すると電気抵抗が変化する現象である。この効果を利用した磁気抵抗効果素子（MR素子）は、温度安定性に優れ、使用温度範囲が広いという特徴があるため、磁気ヘッドや磁気センサーなどに用いられ、最近では磁気記録素子（磁気抵抗効果メモリ、MRAM）なども試作されるようになってきている。これらの磁気抵抗効果素子は、外部磁界に対する感度が大きいこと、および応答スピードが速いことが要求される。

【0003】 近年、2つの強磁性層の間に誘電体層を挿入したサンドイッチ膜を有し、膜面に垂直に流れるトンネル電流を利用する磁気抵抗効果素子、いわゆる強磁性トンネル接合素子（トンネル接合型磁気抵抗効果素子、TMR）が見出されている。強磁性トンネル接合素子は20%以上の磁気抵抗変化率を示す（J. Appl. Phys. 79, 4724 (1996)）ため、磁気ヘッドや磁気抵抗効果メモリへの応用の可能性が高まってきた。

た。しかし、この強磁性一重トンネル接合素子では、所望の出力電圧値を得るために印加電圧を増やすと、磁気抵抗変化率がかなり減少するという問題がある (Phys. Lett. 74, 3273 (1995))。

【0004】また、強磁性一重トンネル接合を構成する一方の強磁性層に接して反強磁性層を設け、この強磁性層を磁化固定層とした構造を有する強磁性一重トンネル接合素子が提案されている (特開平10-4227)。しかし、この強磁性一重トンネル接合素子でも同様に、所望の出力電圧値を得るために印加電圧を増やすと、磁気抵抗変化率がかなり減少するという問題がある。

【0005】一方、Fe/Ge/Fe/Ge/Feという積層構造を形成した強磁性二重トンネル接合を有する磁気抵抗効果素子においては、スピニ偏極共鳴トンネル効果により大きなMR変化率が得られることが理論的に予想されている (Phys. Rev. B 56, 5484 (1997))。しかし、これらは低温 (8K) での結果であり、室温で上記のような現象が起こることは予想されていない。なお、この例では  $\text{Al}_2\text{O}_3$ 、 $\text{SiO}_2$ 、 $\text{AlN}$ などの誘電体を用いていない。また、上記構造の強磁性二重トンネル接合素子は、反強磁性層でピンされた強磁性層がないため、MRAM等に使用すると何度かの書き込みによって磁化固定層の一部の磁気モーメントが回転する結果、出力が徐々に低下するという問題がある。

【0006】さらに、磁性粒子を分散させた誘電体層を含む強磁性多重トンネル接合素子が提案されている (Phys. Rev. B 56 (10), R5747 (1997))；応用磁気学会誌 23, 4-2, (1999)；Appl. Phys. Lett. 73 (19), 2829 (1998))。これらの素子でも 20% 以上の磁気抵抗変化率が得られるようになったことから、磁気ヘッドや磁気抵抗効果メモリへの応用が期待されている。特に、強磁性二重トンネル接合素子は、印加電圧を増やしても磁気抵抗変化率の減少が小さいという利点がある。しかし、これらの素子でも、反強磁性層でピンした強磁性層がないため、MRAM等に使用すると何度かの書き込みによって磁化固定層の一部の磁気モーメントが回転する結果、出力が徐々に低下するという問題がある。また、連続膜からなる強磁性層を用いた強磁性二重トンネル接合素子 (Appl. Phys. Lett. 73 (19), 2829 (1998)) では、誘電体層に挟まれた強磁性層が  $\text{Co}_{10}\text{Ni}_{80}\text{Fe}_{10}$  などの单層膜からなるため、電流磁界によって磁気モーメントを反転させるための反転磁場を自由に設計できないという問題があるうえに、磁歪の大きい  $\text{Co}$  等を加工すると保磁力が大きくなるという問題もあった。

【0007】強磁性トンネル接合素子を MRAM などに応用する場合、配線 (ビット線またはワード線) に電流

を流すことにより、磁化が固定されていない強磁性層 (フリー層、磁気記録層) に外部磁界 (電流磁界) を印加して磁気記録層の磁化を反転させる。しかし、メモリセルの縮小とともに磁気記録層の磁化の反転に要する磁界 (スイッチング磁界) が増加し、書き込みのために配線に大電流を流す必要がある。このため、MRAMの記憶容量の増大とともに、書き込み時の消費電力が増加する。例えば、1Gb 以上の高密度 MRAM デバイスでは、電流磁界による書き込み時に配線に流す電流密度が増大し、配線が溶融するという問題が生じるおそれもある。

【0008】このような問題に対処する 1 つの方法として、スピニ偏極したスピニ電流を注入し、磁化反転を行う試みがなされている (J. Mag. Mag. Mat., 159 (1996) L1; J. Mag. Mag. Mat., 202 (1999) 157)。しかし、スピニ電流を注入して磁化反転を行う方法では、TMR 素子を流れる電流密度が大きくなり、トンネル絶縁層が破壊されるおそれがある。しかも、スピニ注入に適した素子構造は未だ提案されていない。

#### 【0009】

【発明が解決しようとする課題】本発明の目的は、所望の出力電圧値を得るために印加電圧を増やしても磁気抵抗変化率があまり減少せず、書き込みによって磁化固定層の一部の磁気モーメントが回転して出力が徐々に低下する問題がなく、さらに強磁性層のモーメントを反転させるための反転磁場を自由に設計できるトンネル接合型の磁気抵抗効果素子および磁気記録素子を提供することにある。

【0010】本発明の他の目的は、メモリセルの縮小に伴う磁気記録層の磁化を反転させるための反転磁場の増加を抑制できるトンネル接合型の磁気抵抗効果素子および磁気記録素子を提供することにある。

【0011】本発明のさらに他の目的は、スピニ注入に適した構造を有し、配線および TMR 素子に流れる電流密度を抑えることができる磁気記録素子およびこの磁気記録素子への書き込み方法を提供することにある。

#### 【0012】

【課題を解決するための手段】本発明の第 1 の磁気抵抗効果素子は、第 1 の反強磁性層/第 1 の強磁性層/第 1 の誘電体層/第 2 の強磁性層/第 2 の誘電体層/第 3 の強磁性層/第 2 の反強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第 2 の強磁性層が  $\text{Co}$  基合金または  $\text{Co}$  基合金/ $\text{Ni}-\text{Fe}$  合金/ $\text{Co}$  基合金の三層膜からなり、前記第 1 ないし第 3 の強磁性層にトンネル電流を流すことを特徴とする。

【0013】本発明の第 2 の磁気抵抗効果素子は、第 1 の強磁性層/第 1 の誘電体層/第 2 の強磁性層/第 1 の反強磁性層/第 3 の強磁性層/第 2 の誘電体層/第 4 の

強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層がC<sub>o</sub>基合金またはC<sub>o</sub>基合金/Ni-Fe合金/C<sub>o</sub>基合金の三層膜からなり、前記第1ないし第4の強磁性層にトンネル電流を流すことを特徴とする。

【0014】本発明の第3の磁気抵抗効果素子は、第1の反強磁性層/第1の強磁性層/第1の誘電体層/第2の強磁性層/第2の反強磁性層/第3の強磁性層/第2の誘電体層/第4の強磁性層/第3の反強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、前記第1および第4の強磁性層または前記第2および第3の強磁性層がC<sub>o</sub>基合金またはC<sub>o</sub>基合金/Ni-Fe合金/C<sub>o</sub>基合金の三層膜からなり、前記第1ないし第4の強磁性層にトンネル電流を流すことを特徴とする。

【0015】本発明の第4の磁気抵抗効果素子は、第1の強磁性層/第1の誘電体層/第2の強磁性層/第1の非磁性層/第3の強磁性層/第2の非磁性層/第4の強磁性層/第2の誘電体層/第5の強磁性層が積層された強磁性二重トンネル接合を有する磁気抵抗効果素子であって、互いに隣り合う第2、第3、第4の強磁性層が非磁性層を介して反強磁性結合しており、前記第1および第5の強磁性層がC<sub>o</sub>基合金またはC<sub>o</sub>基合金/Ni-Fe合金/C<sub>o</sub>基合金の三層膜からなり、前記第1ないし第5の強磁性層にトンネル電流を流すことを特徴とする。

【0016】本発明の磁気抵抗効果素子においては、前記C<sub>o</sub>基合金またはC<sub>o</sub>基合金/Ni-Fe合金/C<sub>o</sub>基合金の三層膜の膜厚が、1~5nmであることが好ましい。

【0017】本発明の磁気記録素子は、トランジスタまたはダイオードと、第1ないし第4のいずれかの磁気抵抗効果素子とを具備したことを特徴とする。

【0018】本発明の磁気記録素子は、トランジスタまたはダイオードと、第1または第3の磁気抵抗効果素子とを具備した磁気記録素子において、前記磁気抵抗効果素子の少なくとも最上層の反強磁性層がビットラインの一部を構成していることを特徴とする。

【0019】本発明の他の磁気記録素子は、磁化方向が固着された第1の磁化固着層と、第1の誘電体層と、磁化方向が反転可能な磁気記録層と、第2の誘電体層と、磁化方向が固着された第2の磁化固着層とを有し、前記磁気記録層が、磁性層、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反強磁性結合しており、前記2つの磁化固着層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする。

【0020】本発明のさらに他の磁気記録素子は、磁化方向が固着された第1の磁化固着層と、第1の誘電体層と、磁化方向が反転可能な磁気記録層と、第2の誘電体

層と、磁化方向が固着された第2の磁化固着層とを有し、前記磁気記録層が、磁性層、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反強磁性結合しており、前記第2の磁化固着層が、磁性層、非磁性層、および磁性層の三層膜を含み、該三層膜を構成する2つの磁性層が反強磁性結合しており、前記第1の磁化固着層の長さが、前記第2の磁化固着層および前記磁気記録層の長さよりも長く形成されており、前記2つの磁化固着層の誘電体層に接する領域の磁化が実質的に反平行であることを特徴とする。

【0021】これらの磁気記録素子への書き込み方法は、磁気記録素子を構成する前記第1または第2の磁化固着層を通して前記磁気記録層にスピンドル電流を供給するとともに、書き込み用の配線に電流を流して前記磁気記録層に電流磁界を印加することを特徴とする。

【0022】

【発明の実施の形態】以下、本発明に係る磁気抵抗効果素子の基本構造を、図1~図4を参照して説明する。

【0023】図1に本発明の第1の磁気抵抗効果素子を示す。この磁気抵抗効果素子10では、第1の反強磁性層11/第1の強磁性層12/第1の誘電体層13/第2の強磁性層14/第2の誘電体層15/第3の強磁性層16/第2の反強磁性層17を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第3の強磁性層にトンネル電流を流す。この素子では、第1および第3の強磁性層12、16がピン層(磁化固着層)、第2の強磁性層14がフリー層(MRAMの場合には磁気記録層)である。第1の磁気抵抗効果素子では、フリー層である第2の強磁性層14がC<sub>o</sub>基合金(たとえばC<sub>o</sub>-Fe、C<sub>o</sub>-Fe-Niなど)またはC<sub>o</sub>基合金/Ni-Fe合金/C<sub>o</sub>基合金の三層膜からなる。

【0024】図2に本発明の第2の磁気抵抗効果素子を示す。この磁気抵抗効果素子20では、第1の強磁性層21/第1の誘電体層22/第2の強磁性層23/第1の反強磁性層24/第3の強磁性層25/第2の誘電体層26/第4の強磁性層27を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第4の強磁性層にトンネル電流を流す。この素子では、第2および第3の強磁性層23、25がピン層、第1および第4の強磁性層21、27がフリー層(MRAMの場合には磁気記録層)である。第2の磁気抵抗効果素子においては、フリー層である第1および第4の強磁性層21、27がC<sub>o</sub>基合金(たとえばC<sub>o</sub>-Fe、C<sub>o</sub>-Fe-Niなど)またはC<sub>o</sub>基合金/Ni-Fe合金/C<sub>o</sub>基合金の三層膜からなる。

【0025】図3に本発明の第3の磁気抵抗効果素子を示す。この磁気抵抗効果素子30では、第1の反強磁性層31/第1の強磁性層32/第1の誘電体層33/第2の強磁性層34/第2の反強磁性層35/第3の強磁

性層36／第2の誘電体層37／第4の強磁性層38／第3の反強磁性層39を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第4の強磁性層にトンネル電流を流す。この素子では、第2および第3の強磁性層34、36をピン層として設計した場合には第1および第4の強磁性層32、38がフリー層（MRAMの場合には磁気記録層）になる。一方、第1および第4の強磁性層32、38をピン層として設計した場合には第2および第3の強磁性層34、36がフリー層（MRAMの場合には磁気記録層）になる。第3の磁気抵抗効果素子においては、フリー層として用いられる、第1および第4の強磁性層32、38、または第2および第3の強磁性層34、36のいずれかの組がCo基合金（たとえばCo-Fe、Co-Fe-Niなど）またはCo基合金/Ni-Fe合金/Co基合金の三層膜からなる。

【0026】図4に本発明の第4の磁気抵抗効果素子を示す。この磁気抵抗効果素子40では、第1の強磁性層41／第1の誘電体層42／第2の強磁性層43／第1の非磁性層44／第3の強磁性層45／第2の非磁性層46／第4の強磁性層47／第2の誘電体層48／第5の強磁性層49を積層して強磁性二重トンネル接合を形成している。この素子では、第1ないし第5の強磁性層にトンネル電流を流す。また、互いに隣り合う第2、第3、第4の強磁性層43、45、47は非磁性層44、46を介して反強磁性結合している。この素子では、第2ないし第4の強磁性層43、45、47がピン層、第1および第5の強磁性層41、49がフリー層（MRAMの場合には磁気記録層）である。第4の磁気抵抗効果素子では、フリー層である第1および第5の強磁性層41、49がCo基合金（たとえばCo-Fe、Co-Fe-Niなど）またはCo基合金/Ni-Fe合金/Co基合金の三層膜からなる。

【0027】図5に第4の磁気抵抗効果素子の変形例を示す。図5の磁気抵抗効果素子では、図4の第3の強磁性層45の代わりに、その強磁性層の中間に反強磁性層を設けた構造すなわち強磁性層45a／反強磁性層50／強磁性層45bの三層膜を形成している。

【0028】なお、第4の磁気抵抗効果素子を構成する第2および第4の強磁性層43、47の少なくとも一方に接触させて反強磁性層を設けてよい。

【0029】本発明に係る強磁性二重トンネル接合を有する磁気抵抗効果素子は、少なくとも2層の誘電体層を有するので、1つのトンネル接合に実効的に印加される電圧が小さい。このため、磁気抵抗変化率の電圧依存性が顕著ではなく、所望の出力電圧値を得るために印加電圧を増やしても磁気抵抗変化率の低下が少ないというメリットがある。

【0030】本発明に係る強磁性二重トンネル接合を有する磁気抵抗効果素子は、上記の4つの基本構造のいず

れも、磁化固定層（ピン層）のスピニが反強磁性層または反強磁性結合により固定されているので、書き込みを繰り返しても磁化固定層の磁気モーメントが回転する事がなく、出力が徐々に低下するという問題を防止できる。

【0031】また、本発明に係る磁気抵抗効果素子では、フリー層（磁気記録層）に磁歪が小さいCo基合金（Co-Fe、Co-Fe-Ni等）またはCo基合金/Ni-Fe合金/Co基合金の三層膜を用いている。フリー層は、図1における第2の強磁性層14、図2における第1および第4の強磁性層21、27、図3における第1および第4の強磁性層32、38、または第2および第3の強磁性層34、36のいずれかの組、図4および図5における第1および第5の強磁性層41、49である。このため、反転磁場が小さく抑えられ、電流磁界を印加するために配線に流す電流を小さくすることができる。フリー層にCo基合金/Ni-Fe合金/Co基合金の三層膜を用いた場合、各層の膜厚比を変えることによって、反転磁場の大きさを自由に設計できる。

【0032】特に、図3の構造を有する磁気抵抗効果素子では、反転磁場は磁性体の保磁力ではなく磁性体／反強磁性体の界面に生じている交換磁場で決定される。そして、この交換磁場は第1および第3の反強磁性層31、39ならびに第2の反強磁性層35の種類、膜厚、合金組成を変えることによって自由に設計できるという利点がある。このため、図3の基本構造は、上述した4つの基本構造のうちでも好ましい特性を示す。また、図3の構造は、加工寸法がサブミクロンになり、接合面積が非常に小さくなつた場合に特に有効である。すなわち、加工寸法がサブミクロンになつた場合には、書き込み磁場が加工ダメージやフリー層（磁気記録層）のドメインの影響によってばらつきやすくなる。これに対して、図3の構造のようにフリー層（磁気記録層）に接して反強磁性層が設けられている場合、書き込み磁場を交換磁場に基づいて設計することができるため、書き込み磁場のばらつきを回避できる。このため、素子の歩留りも著しく向上することができる。

【0033】一方、本発明の磁気抵抗効果素子を微細加工する際に、加工精度を上げるために全体の膜厚が薄いことが好ましい。この点では、図2、図4または図5のように反強磁性層がなるべく少ない構造が好ましい。

【0034】次に、本発明の磁気抵抗効果素子を構成する各層に用いられる材料について説明する。フリー層（磁気記録層）には、上述したようにCo基合金（Co-Fe、Co-Fe-Ni等）またはCo基合金/Ni-Fe合金/Co基合金の三層膜が用いられる。また、これらの合金にAg、Cu、Au、Al、Mg、Si、Bi、Ta、B、C、O、N、Si、Pd、Pt、Zr、Ir、W、Mo、Nbなどの非磁性元素を多少添加してもよい。本発明の磁気抵抗効果素子は、磁気抵抗効

果型磁気ヘッド、磁気記録素子、磁界センサー等に適用することができ、これらの用途ではフリー層に一軸異方性を付与することが好ましい。

【0035】フリー層の厚さは、0.1 nm～100 nmが好ましく、0.5～50 nmがより好ましく、1～5 nmが最も好ましい。フリー層の厚さが1 nm未満になると、フリー層が連続膜にならず、誘電体層中に強磁性粒子が分散した、いわゆるグラニュラー構造となるおそれがある。この結果、接合特性の制御が困難になりスイッチング磁場がばらつくおそれがあるうえに、微粒子の大きさによっては室温で超常磁性となりMR変化率が極端に低下するという問題も生じる。一方、フリー層の厚さが5 nmを超えると、磁気抵抗効果素子をMRAMに応用するにあたり例えば0.25 μmルールで素子を設計したときに、反転磁場が1000eを超えるため配線に大電流を流す必要が生じる。また、フリー層の厚さが5 nmを超えると、MR変化率がバイアス電圧の上昇とともに低下する、いわゆるバイアス依存性が顕著になる。フリー層の厚さが1～5 nmの範囲であれば、微細化に伴う反転磁場の増大およびMR変化率のバイアス依存性が抑制される。また、フリー層の厚さがこの範囲であれば、加工精度も良好になる。

【0036】ピン層の材料は特に制限されず、Fe, Co, Niまたはこれらの合金、スピノン分極率の大きいマグネタイト、CrO<sub>2</sub>、R<sub>x</sub>MnO<sub>3-y</sub> (R: 希土類、X: Ca, Ba, Sr)などの酸化物、NiMnSb, PtMnSbなどのホイスラー合金などを用いることができる。ピン層は超常磁性にならない程度の厚さが必要であり、0.4 nm以上であることが好ましい。また、強磁性を失わないかぎり、これら磁性体にAg, Cu, Au, Al, Mg, Si, Bi, Ta, B, C, O, N, Si, Pd, Pt, Zr, Ir, W, Mo, Nbなどの非磁性元素を多少添加してもよい。

【0037】なお、反強磁性層によってピン層を強く固定したい場合、ピン層として強磁性層/非磁性層/強磁性層の三層膜を用い、非磁性層を介して積層された2層の強磁性層を反強磁性結合させてもよい。非磁性層の材料は特に限定されず、Ru, Ir, Cr, Cuなどの金属を用いることができる。非磁性層の膜厚を調整することによって、磁性層間に反強磁性結合が生じる。非磁性層の膜厚は0.5～2.5 nmであることが好ましい。耐熱性および反強磁性結合の強さなどを考慮すると、非磁性層の膜厚は0.7～1.3 nmであることがより好ましい。具体的には、Co (またはCo-Fe) / Ru / Co (またはCo-Fe), Co (またはCo-Fe) / Ir / Co (またはCo-Fe)などの三層膜が挙げられる。

【0038】反強磁性層の材料としては、Fe-Mn, Pt-Mn, Pt-Cr-Mn, Ni-Mn, Ir-Mn, NiO, Fe<sub>2</sub>O<sub>3</sub>などを用いることができる。

【0039】誘電体層の材料としては、Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub>, MgO, AlN, Bi<sub>2</sub>O<sub>3</sub>, MgF<sub>2</sub>, CaF<sub>2</sub>, SrTiO<sub>3</sub>, AlLaO<sub>3</sub>などを用いることができる。誘電体層は、酸素、窒素またはフッ素の欠損が生じてもよい。誘電体層の厚さは特に限定されないが、薄い方が好ましく、10 nm以下、さらに5 nm以下であることが好ましい。

【0040】本発明の磁気抵抗効果素子が形成される基板は特に限定されず、Si, SiO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, スピネル, AlNなど各種基板を用いることができる。本発明においては、基板上に下地層を介して磁気抵抗効果素子を積層してもよく、また磁気抵抗効果素子の上部に保護層を設けてもよい。これらの下地層および保護層の材料としては、Ta, Ti, W, Pt, Pd, Au, Ti/Pt, Ta/Pt, Ti/Pd, Ta/Pd、またはTiN<sub>x</sub>などの窒化物などを用いることが好ましい。

【0041】本発明に係る磁気抵抗効果素子は、各種スパッタ法、蒸着法、分子線エピタキシャル法などの通常の成膜方法を用いて各層を形成することにより製造することができる。

【0042】次に、本発明の磁気抵抗効果素子を適用した磁気記録素子 (MRAM) について説明する。本発明の磁気抵抗効果素子を適用するMRAMは、非破壊読み出しおよび破壊読み出しのいずれの場合でも、上述した電流磁界を印加するために配線に流す電流を小さくできるという効果を得ることができる。

【0043】具体的なMRAMの形態としては、トランジスタ上に強磁性二重トンネル接合素子を積層した構造、またはダイオードと強磁性二重トンネル接合素子とを積層した構造が考えられている。以下で説明するように、これらの構造では特に第1または第3の強磁性二重トンネル接合素子を適用し、少なくとも最上層の反強磁性層をビットラインの一部として用いることが好ましい。

【0044】図6および図7を参照して、MOSトランジスタ上に例えば第1の強磁性二重トンネル接合素子 (図1) を積層した構造を有するMRAMを説明する。図6は3×3セルのMRAMの等価回路図、図7は1セルのMRAMの断面図を示す。

【0045】図6の等価回路図に示すように、トランジスタ60と図1の強磁性二重トンネル接合素子 (TMR) 10とからなる記録セルはマトリックス状に配列されている。トランジスタ60のゲート電極からなる読み出し用のワードライン (WL1) 62と、書き込み用のワードライン (WL2) 71とは平行に配置されている。また、TMR10の他端 (上部) と接続されたビットライン (BL) 74は、ワードライン (WL1) 62およびワードライン (WL2) 71と直交して配置されている。

【0046】図7に示すように、シリコン基板61、ゲ

ート電極62、ソース、ドレイン領域63、64からなるトランジスタ60が形成されている。ゲート電極62は読み出し用のワードライン(WL1)を構成している。ゲート電極62上には絶縁層を介して書き込み用のワードライン(WL2)71が形成されている。トランジスタ60のドレイン領域64にはコンタクトメタル72が接続され、さらにコンタクトメタル72には下地層73が接続されている。この下地層73上の書き込み用のワードライン(WL2)71の上方に対応する位置に、図1に示したような強磁性二重トンネル接合素子(TMR)10が形成されている。すなわち、下地層73上に、第1の反強磁性層11／第1の強磁性層(ピン層)12／第1の誘電体層13／第2の強磁性層(フリー層)14／第2の誘電体層15／第3の強磁性層(ピン層)16a、16b／第2の反強磁性層17が積層されている。この例では、ピン層を16a、16bの二層で構成している。このTMR10の第2の反強磁性層17上にビットライン(BL)74の金属層が形成されている。

【0047】図7に示すように、フリー層である第2の強磁性層14の面積と上部の反強磁性層17およびピン層16bの面積とは異なっており、上部の反強磁性層17およびピン層16bはビットライン74の一部を構成している。すなわち、ビットライン74はピン層16b／反強磁性層17／金属層の積層体からなっている。なお、反強磁性層17の下に反強磁性層17と同一面積のピン層16bを設げずに、ビットライン74を反強磁性層17／金属層で構成してもよい。

【0048】この構造では、大きな面積を有する反強磁性層17によりピン層16b、16aのスピニをより安定に固着することができ、書き込みを繰り返してもピン層16b、16aの磁気モーメントが回転することができず、出力の低下を有効に防止できる。

【0049】また、TMR10のフリー層14より上部の構造は、フリー層14／第2の誘電体層15／ピン層16aの成膜およびパターニングと、ピン層16b／反強磁性層17／金属層の成膜およびパターニングにより形成される。従来は、TMR10のフリー層14より上部の構造は、フリー層14／第2の誘電体層15／ピン層16／反強磁性層17の成膜およびパターニングと、ビットライン金属層の成膜およびパターニングにより形成されていた。したがって、図7の構造を採用すれば、比較的膜厚の厚い反強磁性層17のパターニング工程が別工程に分離されるので、上記の最初のパターニングでは一度に微細加工すべき膜厚を薄くできる。このため、強磁性トンネル接合部の加工ダメージを少なくできるとともに、加工精度を向上できる。

【0050】図8および図9を参照して、ダイオードと例えれば第1の強磁性トンネル接合素子(図1)とを積層した構造を有するMRAMを説明する。図8は3×3セ

ルのMRAMの等価回路図、図9はMRAMの斜視図である。

【0051】図8の等価回路図に示すように、ダイオード80とTMR10との積層体からなる記録セルはマトリックス状に配列されている。ダイオード80とTMR10との積層体はワードライン(WL)91上に形成され、ダイオード80の一端とワードライン(WL)91とが接続されている。TMR10の他端には、ワードライン(WL)91と直交して配置されたビットライン(BL)92が接続されている。

【0052】図9に示すように、ワードライン(WL)91の金属層上にシリコンダイオード80が形成され、その上に下地層81が形成されている。原子拡散を防ぐために金属層とシリコンダイオードとの間にTiNなどの窒化膜を設けてもよい。この下地層81上に、図1に示したような強磁性二重トンネル接合素子(TMR)10が形成されている。すなわち、下地層81上に、第1の反強磁性層11／第1の強磁性層(ピン層)12／第1の誘電体層13／第2の強磁性層(フリー層)14／第2の誘電体層15／第3の強磁性層(ピン層)16a、16b／第2の反強磁性層17が積層されている。この例では、ピン層を16a、16bの二層で構成している。このTMR10の第2の反強磁性層17上にビットライン(BL)92の金属層が形成されている。

【0053】このような構造のMRAMでも、図7を参照して説明したのと同様な効果が得られる。すなわち、大きな面積を有する反強磁性層17によりピン層16b、16aのスピニをより安定に固着することができ、書き込みを繰り返してもピン層16b、16aの磁気モーメントが回転することができず、出力の低下を有効に防止できる。また、比較的膜厚の厚い反強磁性層17のパターニング工程が別工程に分離されるので、強磁性トンネル接合部の加工ダメージを少なくできるとともに、加工精度を向上できる。

【0054】なお、MRAMの用途では、フリー層に強磁性層／非磁性層／強磁性層の三層膜を使用し、非磁性層を介して強磁性層を反強磁性結合させてもよい。このような構成では、磁束が三層膜内で閉じているため、電流磁界によりフリー層の磁気モーメントを反転させたときに、ピン層への静磁場の影響がなくなるとともに、記録層からの漏れ磁束を小さくできるため、スイッチング磁界を小さくできる。このため、書き込みによって磁化固着層の一部の磁気モーメントが回転して出力が徐々に低下するという問題がなくなる。この構成では、強磁性層／非磁性層／強磁性層のうち、電流磁界を印加するためのワード線に近い方の強磁性層を、よりソフトな強磁性体で形成するか、膜厚をより厚くすることが好ましい。三層膜を構成する2つの強磁性層の膜厚を異ならせる場合、膜厚の差を0.5～5nmの範囲にすることが好ましい。

【0055】本発明に係る他のMRAMについて説明する。このMRAMは、磁化方向が固着された第1の磁化固着層と、第1の誘電体層と、磁化方向が反転可能な磁気記録層と、第2の誘電体層と、磁化方向が固着された第2の磁化固着層とを有する強磁性二重トンネル接合素子を含む。そして、磁気記録層は、磁性層、非磁性層、および磁性層の三層膜を含み、この三層膜を構成する2つの磁性層が反強磁性結合している。このように2つの磁性層が反強磁性結合して磁気記録層で磁束が閉じているので、スイッチング磁界を低減でき、配線に流す電流密度を低減できる。また、2つの磁化固着層の誘電体層に接する領域の磁化が実質的に反平行である。このため、2つの磁化固着層のうちどちらを通して磁気記録層に電流を流すかを選択することによって、磁気記録層にアップスピンドル電流またはダウンスピンドル電流を供給するかを選択できる。このため、スピンドル電流の供給方向を変化させて磁気記録層の磁化を容易に反転させることができ、TMR素子に流す電流を低減できる。このように、このMRAMは、磁気記録層にスピンドル電流を供給するとともに電流磁界を印加するのに適した構造を有しており、配線およびTMR素子に流す電流密度を抑えることができる。

【0056】上記の強磁性二重トンネル接合素子を構成する反強磁性結合した磁気記録層は強磁性層と非磁性金属層とを交互に積層することによって容易に作製できる。反強磁性結合した磁気記録層は膜厚が薄い方が容易に微細加工できるため、強磁性層/非磁性金属層/強磁性層からなる三層膜であることが好ましい。また、反強磁性結合した強磁性層として強磁性層/ソフト磁性層/強磁性層からなる三層膜を用いてもよい。特に、強磁性層として $\text{Co}_x\text{Fe}_{1-x}$  ( $0.5 \leq x < 1.0$ ) を用いた場合、2つの $\text{Co}_x\text{Fe}_{1-x}$ 層の間に例えばNi-Fe合金からなる薄いソフト磁性層を挿入すれば、スイッチング磁界を格段に小さくすることができる。これは、Ni-Fe合金層がfcc (111) 配向であり、その上の $\text{Co}_x\text{Fe}_{1-x}$ 層もfcc (111) 配向となり、 $\text{Co}_x\text{Fe}_{1-x}$ 自体のスイッチング磁界が低減すること、および強磁性層のトータルの磁化の値が小さくなることによる。

【0057】したがって、反強磁性結合した磁気記録層の例としては、(a) 強磁性層/非磁性層/強磁性層、(b) (強磁性層/ソフト磁性層/強磁性層)/非磁性層/強磁性層、(c) (強磁性層/ソフト磁性層/強磁性層)/非磁性層/(強磁性層/ソフト磁性層/強磁性層)などが挙げられる。この場合、反強磁性結合の強さは $0.5 \text{ erg/cm}^2$ 以上とある程度大きいことが好ましい。磁化固着膜も、磁気記録層と同様な積層構造とし、反強磁性結合させてもよい。

【0058】図10～図12を参照して、このMRAMに用いられる強磁性二重トンネル接合素子の例を説明す

る。

【0059】図10の強磁性二重トンネル接合素子は、下地層101/第1の反強磁性層102/第1の磁化固着層103/第1の誘電体層104/強磁性層105a、非磁性層105bおよび強磁性層105cの三層膜からなる磁気記録層105/第2の誘電体層106/第2の磁化固着層107/第2の反強磁性層108/保護層109を積層した構造を有する。

【0060】磁気記録層105の強磁性層105aおよび強磁性層105cは反強磁性結合している。第1の誘電体層104に接する第1の磁化固着層103と、第2の誘電体層106に接する第2の磁化固着層107は、それぞれの磁化が反平行になっている。

【0061】図11の強磁性二重トンネル接合素子は、下地層111/第1の反強磁性層112/第1の磁化固着層113/第1の誘電体層114/強磁性層115a、非磁性層115bおよび強磁性層115cの三層膜からなる磁気記録層115/第2の誘電体層116/強磁性層117a、非磁性層117bおよび強磁性層117cの三層膜からなる第2の磁化固着層117/第2の反強磁性層118/保護層119を積層した構造を有する。

【0062】磁気記録層115の強磁性層115aおよび強磁性層115cは反強磁性結合している。第2の磁化固着層117の強磁性層117aおよび強磁性層117cは反強磁性結合している。第1の誘電体層114に接する第1の磁化固着層113と、第2の誘電体層116に接する第2の磁化固着層117を構成する強磁性層117aは、それぞれの磁化が反平行になっている。

【0063】この場合、第1の磁化固着層113の長さを、第2の磁化固着層117および磁気記録層115の長さよりも長く形成して金属配線を兼ねるようになるとが好ましい。このような構成では、第2の磁化固着層117でも磁気記録層115でも磁束が閉じており、しかも長く形成された第1の磁化固着層113からの漏れ磁束はほとんど影響がないので、隣接する記録層への静磁場の影響を低減できる。

【0064】図12の強磁性二重トンネル接合素子は、下地層121/第1の反強磁性層122/強磁性層123a、非磁性層123bおよび強磁性層123cの三層膜からなる第1の磁化固着層123/第1の誘電体層124/強磁性層125a、非磁性層125bおよび強磁性層125cの三層膜からなる磁気記録層125/第2の誘電体層126/強磁性層127a、非磁性層127b、強磁性層127c、非磁性層127d、強磁性層127eの五層膜からなる第2の磁化固着層127/第2の反強磁性層128/保護層129を積層した構造を有する。

【0065】磁気記録層125の強磁性層125aおよび強磁性層125cは反強磁性結合している。第1の磁

化固定層123の強磁性層123aおよび強磁性層123cは反強磁性結合している。第2の磁化固定層127の強磁性層127a、強磁性層127cおよび強磁性層127eは反強磁性結合している。第1の誘電体層114に接する第1の磁化固定層123を構成する強磁性層123cと、第2の誘電体層126に接する第2の磁化固定層127を構成する強磁性層127aは、それぞれの磁化が反平行になっている。この場合も、図11と同様に、第1の磁化固定層123の長さを、第2の磁化固定層117および磁気記録層115の長さよりも長く形成してもよい。

【0066】図13に、図11の強磁性二重トンネル接合素子を用いたMRAMの断面図を示す。Si基板151上のSiO<sub>2</sub>絶縁層には溝が形成され、この溝に埋め込まれた金属からなるワードライン152が形成されている。ワードライン152上にはSiO<sub>2</sub>絶縁層が形成され、その上に金属配線153と強磁性二重トンネル接合素子(TMR素子)が形成されている。このTMR素子は、図11に示すように下地層111/第1の反強磁性層112/第1の磁化固定層113/第1の誘電体層114/強磁性層115a、非磁性層115bおよび強磁性層115cの三層膜からなる磁気記録層115/第2の誘電体層116/強磁性層117a、非磁性層117bおよび強磁性層117cの三層膜からなる第2の磁化固定層117/第2の反強磁性層118/保護層119を積層した構造を有する。このTMR素子は所定の接合面積となるように加工されており、その周囲には層間絶縁膜が成膜されている。この層間絶縁膜上には、TMR素子の保護層119と接続するビットライン154が形成されている。

【0067】このMRAMでは、ワードライン152に電流を流して磁気記録層115に電流磁界(例えば困難軸方向)を印加するとともに、ビットライン154から各層を通して磁気記録層115へダウンスピン電流を注入するか、または金属配線153から各層を通して磁気記録層115へアップスピン電流を注入することにより、磁気記録層115の磁化を反転させて書き込みを行う。このように、磁気記録層115にスピン電流を注入するとともに電流磁界を印加して書き込みを行えば、TMR素子に流すスピン電流を低減するとともに配線(ワードライン)に流す電流密度を低減することができる。したがって、1Gb以上のMRAMでも、配線の溶融またはTMR素子のトンネルバリア層(誘電体層)の破壊を抑制することができ、信頼性を向上できる。

【0068】なお、図13のMRAMでは、ビットライン154を流れる電流は磁気記録層115に、ワードライン152からの電流磁界とは方向の異なる(例えば容易軸方向の)電流磁界を印加するように作用する。この方向の電流磁界を増強するとともにその制御性を向上し、一方で磁気記録層115へ注入するスピン電流をよ

り低減するために、図14に示すように、ビットライン154上に絶縁層155、およびビットライン154と平行に延びる第2ワードライン156を形成してもよい。図14のMRAMでは、TMR素子に流す電流の向きの変化と、第2ワードライン156に流す電流の向きの変化を併用して、より小さい電流で磁気記録層115の磁化の反転を繰り返すことができる。

【0069】次に、本発明の磁気抵抗効果素子を適用した磁気抵抗効果ヘッドについて説明する。

【0070】図15は本発明に係る強磁性二重トンネル接合素子を含む磁気抵抗効果ヘッドを搭載した磁気ヘッドアセンブリの斜視図である。アクチュエータアーム201は、磁気ディスク装置内の固定軸に固定されるための穴が設けられ、図示しない駆動コイルを保持するボビン部等を有する。アクチュエータアーム201の一端にはサスペンション202が固定されている。サスペンション202の先端には上述した各形態の強磁性二重トンネル接合素子を含む磁気抵抗効果ヘッドを搭載したヘッドスライダ203が取り付けられている。また、サスペンション202には信号の書き込みおよび読み取り用のリード線204が配線され、このリード線204の一端はヘッドスライダ203に組み込まれた磁気抵抗効果ヘッドの各電極に接続され、リード線204の他端は電極パッド205に接続されている。

【0071】図16は図15に示す磁気ヘッドアセンブリを搭載した磁気ディスク装置の内部構造を示す斜視図である。磁気ディスク211はスピンドル212に装着され、図示しない駆動装置制御部からの制御信号に応答する図示しないモータにより回転する。図15のアクチュエータアーム201は固定軸213に固定され、サスペンション202およびその先端のヘッドスライダ203を支持している。磁気ディスク211が回転すると、ヘッドスライダ203の媒体対向面は磁気ディスク211の表面から所定量浮上した状態で保持され、情報の記録再生を行う。アクチュエータアーム201の基端にはリニアモータの1種であるボイスコイルモータ214が設けられている。ボイスコイルモータ214はアクチュエータアーム201のボビン部に巻き上げられた図示しない駆動コイルとこのコイルを挟み込むように対向して配置された永久磁石および対向ヨークからなる磁気回路とから構成される。アクチュエータアーム201は固定軸213の上下2個所に設けられた図示しないボールベアリングによって保持され、ボイスコイルモータ214により回転摺動が自在にできるようになっている。

【0072】磁気抵抗効果ヘッドの用途では、第1、第2および第4の強磁性二重トンネル接合素子(図1、図2および図4)を用いることが好ましく、第1の強磁性二重トンネル接合素子を用いることがより好ましい。また、磁気抵抗効果ヘッドの用途では、磁場中成膜または磁場中熱処理により、隣り合うビン層とフリー層のスピ

ンをほぼ直交させることができ。このようにすれば、磁気ディスクからの漏れ磁場に対して線形応答が得られ、どのようなヘッド構造でも使用できる。

#### 【0073】

【実施例】以下、本発明の実施例について説明する。

##### 実施例1

Si/SiO<sub>2</sub>基板またはSiO<sub>2</sub>基板上に図1に示すような構造を有する2種の強磁性二重トンネル接合素子（試料Aおよび試料B）を作製した例を説明する。

【0074】試料Aは、Ta下地層、Fe-Mn/Ni-Feの二層膜からなる第1の反強磁性層、CoFeからなる第1の強磁性層、Al<sub>2</sub>O<sub>3</sub>からなる第1の誘電体層、Co<sub>9</sub>Feからなる第2の強磁性層、Al<sub>2</sub>O<sub>3</sub>からなる第2の誘電体層、CoFeからなる第3の強磁性層、Ni-Fe/Fe-Mnの二層膜からなる第2の反強磁性層、Ta保護層を順次積層した構造を有する。

【0075】試料Bは、Ta下地層、Ir-Mnからなる第1の反強磁性層、Co-Feからなる第1の強磁性層、Al<sub>2</sub>O<sub>3</sub>からなる第1の誘電体層、CoFe/Ni-Fe/CoFeの三層膜からなる第2の強磁性層、Al<sub>2</sub>O<sub>3</sub>からなる第2の誘電体層、CoFeからなる第3の強磁性層、Ir-Mnからなる第2の反強磁性層、Ta保護層を順次積層した構造を有する。

【0076】試料Aは以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を1×10<sup>-7</sup>Torrに設定した後、Arを導入して所定の圧力を設定した。基板上に、Ta 5 nm/Fe<sub>54</sub>Mn<sub>46</sub> 20 nm/Ni<sub>8</sub>Fe<sub>2</sub> 5 nm/CoFe 3 nm/Al<sub>2</sub>O<sub>3</sub> 1.7 nm/Co<sub>9</sub>Fe 3 nm/Al<sub>2</sub>O<sub>3</sub> 2 nm/CoFe 3 nm/Ni<sub>8</sub>Fe<sub>2</sub> 5 nm/Fe<sub>54</sub>Mn<sub>46</sub> 20 nm/Ta 5 nmを順次積層した。なお、Al<sub>2</sub>O<sub>3</sub>は、純Arガス中でAlターゲットを用いてAlを成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0077】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に100 μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0078】次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1のAl<sub>2</sub>O<sub>3</sub>より上部のCo<sub>9</sub>Fe/Al<sub>2</sub>O<sub>3</sub>/CoFe/Ni-Fe/Fe-Mn/Taを加工した。第2のレジストパターンを残したまま、電子ビーム蒸着により厚さ300 nmのAl<sub>2</sub>O<sub>3</sub>を堆積した後、第2のレジストパターンおよびその上のAl<sub>2</sub>O<sub>3</sub>をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0079】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆ス

バッタしてクリーニングした。全面にAlを堆積した後、第3のレジストパターンおよびその上のAlをリフトオフして、Al電極配線を形成した。その後、磁場中熱処理炉に導入し、ピン層に一方向異方性を導入した。

【0080】試料Bは以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を1×10<sup>-7</sup>Torrに設定した後、Arを導入して所定の圧力を設定した。基板上に、Ta 5 nm/Ir<sub>22</sub>Mn<sub>78</sub> 20 nm/CoFe 3 nm/Al<sub>2</sub>O<sub>3</sub> 1.5 nm/CoFe 1 nm/Ni<sub>8</sub>Fe<sub>2</sub> t (t=1, 2または3 nm)/CoFe 1 nm/Al<sub>2</sub>O<sub>3</sub> 1.8 nm/CoFe 3 nm/Ir<sub>22</sub>Mn<sub>78</sub> 20 nm/Ta 5 nmを順次積層した。Al<sub>2</sub>O<sub>3</sub>は上記と同様な方法により形成した。

【0081】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に100 μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1のAl<sub>2</sub>O<sub>3</sub>より上部のCoFe/Ni<sub>8</sub>Fe<sub>2</sub>/CoFe/Al<sub>2</sub>O<sub>3</sub>/CoFe/Ir<sub>22</sub>Mn<sub>78</sub>/Taを加工した。次いで、上記と同様にして、Al<sub>2</sub>O<sub>3</sub>層間絶縁膜の形成、Al電極配線の形成、ピン層への一方向異方性の導入を行った。

【0082】また、比較のために、以下のような試料Cおよび試料Dを作製した。試料Cは強磁性一重トンネル接合素子であり、Ta/Ir-Mn/CoFe/Al<sub>2</sub>O<sub>3</sub>/CoFe/Ni-Fe/Taという積層構造を有する。

【0083】試料Dは反強磁性層を含まない強磁性二重トンネル接合であり、Ta 5 nm/CoPt 20 nm/Al<sub>2</sub>O<sub>3</sub> 1.5 nm/CoFe 1 nm/Ni<sub>8</sub>Fe<sub>2</sub> 3 nm/CoFe 1 nm/Al<sub>2</sub>O<sub>3</sub> 1.8 nm/CoPt 20 nm/Ta 5 nmという積層構造を有する。

【0084】図17に試料AおよびBの磁気抵抗効果曲線を示す。試料Aは250eという小さな磁場でMR変化率27%が得られている。試料Bではフリー層（磁気記録層）におけるNi<sub>8</sub>Fe<sub>2</sub>とCoFeとの膜厚比を変えることで反転磁場を制御できることがわかる。すなわち、Ni<sub>8</sub>Fe<sub>2</sub>の膜厚が1 nm、2 nm、3 nmのとき、それぞれ160e、360e、520eという小さな磁場で抵抗が大きく変化し、26%以上の大きなMR変化率が得られている。

【0085】図18に試料A、BおよびCについてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率を電圧0Vのときの値で規格化して示している。この図から、試料AおよびBは、試料Cに比較して磁気抵抗変化率の値が半分になる電圧V<sub>1/2</sub>が大きく、電圧

増大に伴うMR変化率の減少が小さいことがわかる。

【0086】次に、試料A、BおよびDをソレノイドコイル中に置き、パルス磁界700e中で磁化固定層の磁気記録状態の疲労試験を行った。図19に試料A、BおよびDについて、パルス磁場の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期の出力電圧値で規格化している。この図から明らかのように、試料Dではパルス磁場の反転回数の増加に伴って出力電圧が著しく低下している。これに対して、試料AおよびBは磁化固定層の磁気記録状態の疲労は見られない。

【0087】以上のように図1の構造を有する強磁性二重トンネル接合素子は、磁気記録素子、磁気ヘッドに適用した場合に好適な特性を示すことがわかる。

【0088】なお、誘電体層として $\text{SiO}_2$ 、 $\text{AlN}$ 、 $\text{MgO}$ 、 $\text{LaAlO}_3$ または $\text{CaF}_2$ を用いた場合にも上記と同様の傾向が見られた。

#### 【0089】実施例2

$\text{Si}/\text{SiO}_2$ 基板または $\text{SiO}_2$ 基板上に図2に示すような構造を有する2種の強磁性二重トンネル接合素子（試料A2および試料B2）を作製した例を説明する。

【0090】試料A2は、Ta下地層、 $\text{Ni}-\text{Fe}/\text{CoFe}$ の二層膜からなる第1の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第1の誘電体層、CoFeからなる第2の強磁性層、 $\text{Ir}-\text{Mn}$ からなる反強磁性層、CoFeからなる第3の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第2の誘電体層、 $\text{CoFe}/\text{Ni}-\text{Fe}$ の二層膜からなる第4の強磁性層、Ta保護層を順次積層した構造を有する。

【0091】試料B2は、Ta下地層、 $\text{Ni}-\text{Fe}/\text{Ru}/\text{CoFe}$ の三層膜からなる第1の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第1の誘電体層、 $\text{CoFe}/\text{Ni}-\text{Fe}$ の二層膜からなる第2の強磁性層、 $\text{Fe}-\text{Mn}$ からなる第1の反強磁性層、 $\text{Ni}-\text{Fe}/\text{CoFe}$ の二層膜からなる第3の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第2の誘電体層、 $\text{CoFe}/\text{Ru}/\text{Ni}-\text{Fe}$ からなる第4の強磁性層、Ta保護層を順次積層した構造を有する。

【0092】試料A2は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空中度を $1 \times 10^{-7}$  Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 3 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  t (t = 3、5または8 nm)/CoFe 1 nm/ $\text{Al}_2\text{O}_3$  1.2 nm/CoFe 1 nm/ $\text{Al}_2\text{O}_3$  1.6 nm/CoFe 1 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  t (t = 3、5または8 nm)/Ta 5 nmを順次積層した。なお、 $\text{Al}_2\text{O}_3$ は、純Arガス中でA1ターゲットを用いてA1を成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0093】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に $100\text{ }\mu\text{m}$ 幅の下部配線形状を規定する第1のレジストパターンを形成

し、イオンミリング技術を用いて加工した。

【0094】次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1の $\text{Al}_2\text{O}_3$ より上部の $\text{CoFe}/\text{Ir}-\text{Mn}/\text{CoFe}/\text{Al}_2\text{O}_3/\text{CoFe}/\text{Ni}-\text{Fe}/\text{Ta}$ を加工した。第2のレジストパターンを残したまま、電子ビーム蒸着により厚さ300 nmの $\text{Al}_2\text{O}_3$ を堆積した後、第2のレジストパターンおよびその上の $\text{Al}_2\text{O}_3$ をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0095】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆スパッタしてクリーニングした。全面にA1を堆積した後、第3のレジストパターンおよびその上のA1をリフトオフして、A1電極配線を形成した。その後、磁場中熱処理炉に導入し、ピン層に一方向異方性を導入した。

【0096】試料B2は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空中度を $1 \times 10^{-7}$  Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 2 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  6 nm/Ru 0.7 nm/Co<sub>4</sub>Fe<sub>6</sub> 3 nm/ $\text{Al}_2\text{O}_3$  1.5 nm/CoFe 1 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  1 nm/Fe<sub>54</sub>Mn<sub>46</sub> 20 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  1 nm/CoFe 1 nm/ $\text{Al}_2\text{O}_3$  1.7 nm/Co<sub>4</sub>Fe<sub>6</sub> 3 nm/Ru 0.7 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  6 nm/Ta 5 nmを順次積層した。 $\text{Al}_2\text{O}_3$ は上記と同様な方法により形成した。

【0097】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に $100\text{ }\mu\text{m}$ 幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1の $\text{Al}_2\text{O}_3$ より上部のCoFe/ $\text{Ni}_{81}\text{Fe}_{19}$ /Fe<sub>54</sub>Mn<sub>46</sub>/ $\text{Ni}_{81}\text{Fe}_{19}$ /CoFe/ $\text{Al}_2\text{O}_3$ /Co<sub>4</sub>Fe<sub>6</sub>/Ru/ $\text{Ni}_{81}\text{Fe}_{19}$ /Taを加工した。次いで、上記と同様にして、 $\text{Al}_2\text{O}_3$ 層間絶縁膜の形成、A1電極配線の形成、ピン層への一方向異方性の導入を行った。

【0098】また、比較のために、以下のような試料C2および試料D2を作製した。試料C2は強磁性一重トンネル接合素子であり、Ta 3 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  5 nm/CoFe 1 nm/ $\text{Al}_2\text{O}_3$  1.2 nm/CoFe 1 nm/Ir<sub>22</sub>Mn<sub>78</sub> 1.7 nm/CoFe 1 nm/ $\text{Al}_2\text{O}_3$  1.6 nm/CoFe 1 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  t (t = 3、5または8 nm)/Ta 5 nmという積層構造を有する。

【0099】試料D2は反強磁性層を含まない強磁性二重トンネル接合であり、Ta 3 nm/ $\text{Ni}_{81}\text{Fe}_{19}$  5 nm/CoFe 1 nm/ $\text{Al}_2\text{O}_3$  1.2 nm/Co

○Fe 1 nm/A<sub>12</sub>O<sub>3</sub> 1. 6 nm/CoFe 1 nm/Ni<sub>81</sub>Fe<sub>19</sub> 5 nm/Ta 5 nmという積層構造を有する。

【0100】図20に試料A2およびB2の磁気抵抗効果曲線を示す。試料A2ではフリー層（磁気記録層）におけるNi<sub>81</sub>Fe<sub>19</sub>とCoFeとの膜厚比を変えることで反転磁場を制御できることがわかる。すなわち、Ni<sub>81</sub>Fe<sub>19</sub>の膜厚が3 nm、5 nm、8 nmのとき、それぞれ150e、260e、380eという小さな磁場で抵抗が大きく変化し、26%以上の大きなMR変化率が得られている。試料B2は390eという小さな磁場でMR変化率26%が得られている。

【0101】図21に試料A2、B2およびC2についてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率を電圧0Vのときの値で規格化して示している。この図から、試料A2およびB2は、試料C2に比較して磁気抵抗変化率の値が半分になる電圧V<sub>1/2</sub>が大きく、電圧増大に伴うMR変化率の減少が小さいことがわかる。

【0102】次に、試料A2、B2およびD2をソレノイドコイル中に置き、パルス磁界700e中で磁化固定層の磁気記録状態の疲労試験を行った。図22に試料A2、B2およびD2について、パルス磁場の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期の出力電圧値で規格化している。この図から明らかなように、試料D2ではパルス磁場の反転回数の増加に伴って出力電圧が著しく低下している。これに対して、試料A2およびB2は磁化固定層の磁気記録状態の疲労は見られない。また、試料A2とB2との比較では、フリー層に反強磁性結合したCo<sub>4</sub>Fe<sub>6</sub>/Ru/Ni<sub>81</sub>Fe<sub>19</sub>の三層構造を用いた試料B2の方が疲労が少ない。

【0103】以上のように図2の構造を有する強磁性二重トンネル接合素子は、磁気記録素子、磁気ヘッドに適用した場合に好適な特性を示すことがわかる。

【0104】なお、誘電体層としてSiO<sub>2</sub>、AlN、MgO、LaAlO<sub>3</sub>またはCaF<sub>2</sub>を用いた場合にも上記と同様の傾向が見られた。

【0105】実施例3

Si/SiO<sub>2</sub>基板またはSi/A<sub>12</sub>O<sub>3</sub>基板上に図3に示すような構造を有する2種の強磁性二重トンネル接合素子（試料A3および試料B3）を作製した例を説明する。

【0106】試料A3は、Ta下地層、Ir-Mnからなる第1の反強磁性層、Co-Feからなる第1の強磁性層、A<sub>12</sub>O<sub>3</sub>からなる第1の誘電体層、Co-Fe-Niからなる第2の強磁性層、Fe-Mnからなる第2の反強磁性層、Co-Fe-Niからなる第3の強磁性層、A<sub>12</sub>O<sub>3</sub>からなる第2の誘電体層、Co-Feからなる第4の強磁性層、Ir-Mnからなる第3の反強磁性層、Ta保護層を順次積層した構造を有する。

【0107】試料B3は、Ta下地層、Ir-Mnからなる第1の反強磁性層、Co-Fe/Ru/Co-Feの三層膜からなる第1の強磁性層、A<sub>12</sub>O<sub>3</sub>からなる第1の誘電体層、Co-Fe/Ni-Feの二層膜からなる第2の強磁性層、Fe-Mnからなる第2の反強磁性層、Ni-Fe/Co-Feの二層膜からなる第3の強磁性層、A<sub>12</sub>O<sub>3</sub>からなる第2の誘電体層、Co-Fe/Ru/Co-Feの三層膜からなる第4の強磁性層、Ir-Mnからなる第3の反強磁性層、Ta保護層を順次積層した構造を有する。

【0108】試料A3は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を1×10<sup>-7</sup> Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5 nm/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/Co-Fe 2 nm/A<sub>12</sub>O<sub>3</sub> 1. 7 nm/Co<sub>5</sub>Fe<sub>1</sub>Ni<sub>4</sub> 2 nm/Fe<sub>1</sub>Mn<sub>1</sub> 17 nm/Co<sub>5</sub>Fe<sub>1</sub>Ni<sub>4</sub> 2 nm/A<sub>12</sub>O<sub>3</sub> 2 nm/Co-Fe 2 nm/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/Ta 5 nmを順次積層した。なお、A<sub>12</sub>O<sub>3</sub>は、純Arガス中でAlターゲットを用いてA1を成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0109】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に100 μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0110】次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1のA<sub>12</sub>O<sub>3</sub>より上部のCo<sub>5</sub>Fe<sub>1</sub>Ni<sub>4</sub>/Fe<sub>1</sub>Mn<sub>1</sub>/Co<sub>5</sub>Fe<sub>1</sub>Ni<sub>4</sub>/A<sub>12</sub>O<sub>3</sub>/Co-Fe/Ir<sub>22</sub>Mn<sub>78</sub>/Taを加工した。第2のレジストパターンを残したまま、電子ビーム蒸着により厚さ350 nmのA<sub>12</sub>O<sub>3</sub>を堆積した後、第2のレジストパターンおよびその上のA<sub>12</sub>O<sub>3</sub>をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0111】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆スパッタしてクリーニングした。全面にA1を堆積した後、第3のレジストパターンおよびその上のA1をリフトオフして、A1電極配線を形成した。その後、磁場中熱処理炉に導入し、ピン層に一方向異方性を導入した。

【0112】試料B3は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を1×10<sup>-7</sup> Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 3 nm/Ir-Mn 14 nm/Co-Fe 1. 5 nm/Ru 0. 7 nm/Co-Fe 1. 5 nm/A<sub>12</sub>O<sub>3</sub> 1. 7 nm/Co-Fe 1 nm/Ni<sub>81</sub>Fe<sub>19</sub> 2 nm/Fe<sub>45</sub>Mn<sub>55</sub> 19 nm/Ni<sub>81</sub>Fe<sub>19</sub> 2 nm/Co-Fe 1 nm/A<sub>12</sub>O<sub>3</sub> 2. 1 nm/Co<sub>9</sub>Fe 2 nm/Ru 0. 8 nm/

$\text{Co}_9\text{Fe}$  2 nm /  $\text{Ir}-\text{Mn}$  14 nm /  $\text{Ta}$  5 nmを順次積層した。 $\text{Al}_2\text{O}_3$ は上記と同様な方法により形成した。

【0113】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に100  $\mu\text{m}$ 幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1の $\text{Al}_2\text{O}_3$ より上部の $\text{CoFe}/\text{Ni}_{81}\text{Fe}_{19}/\text{Fe}_{45}\text{Mn}_{55}/\text{Ni}_{81}\text{Fe}_{19}/\text{CoFe}/\text{Al}_2\text{O}_3/\text{Co}_9\text{Fe}/\text{Ru}/\text{Co}_9\text{Fe}/\text{Ir}-\text{Mn}/\text{Ta}$ を加工した。次いで、上記と同様にして、 $\text{Al}_2\text{O}_3$ 層間絶縁膜の形成、A1電極配線の形成、ピン層への一方向異方性の導入を行った。

【0114】また、比較のために、以下のような試料C3および試料D3を作製した。試料C3は強磁性一重トンネル接合素子であり、Ta 3 nm / Ir-Mn 14 nm / Co-Fe 1.5 nm / Ru 0.7 nm / Co-Fe 1.5 nm /  $\text{Al}_2\text{O}_3$  1.7 nm / CoFe 1 nm / Ni<sub>81</sub>Fe<sub>19</sub> 2 nm / Fe<sub>45</sub>Mn<sub>55</sub> 1.9 nm / Ta 5 nmという積層構造を有する。

【0115】試料D3は反強磁性層を含まない強磁性二重トンネル接合であり、Ta 5 nm / Co<sub>8</sub>Pt<sub>2</sub> 1.5 nm / CoFe 2 nm /  $\text{Al}_2\text{O}_3$  1.7 nm / Co<sub>5</sub>Fe<sub>1</sub>Ni<sub>4</sub> 2 nm /  $\text{Al}_2\text{O}_3$  2 nm / CoFe 2 nm / Co<sub>8</sub>Pt<sub>2</sub> 1.5 nm / Ta 5 nmという積層構造を有する。

【0116】図23に試料A3およびB3の磁気抵抗効果曲線を示す。試料A3は57 Oeという小さな磁場でMR変化率26%が得られている。試料B3は63 Oeという小さな磁場でMR変化率27%が得られている。

【0117】図24に試料A3、B3およびC3についてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率を電圧0Vのときの値で規格化して示している。この図から、試料A3およびB3は、試料C3に比較して磁気抵抗変化率の値が半分になる電圧 $V_{1/2}$ が大きく、電圧増大に伴うMR変化率の減少が小さいことがわかる。

【0118】次に、試料A3、B3およびD3をソレノイドコイル中に置き、パルス磁界75 Oe中で磁化固定層の磁気記録状態の疲労試験を行った。図25に試料A3、B3およびD3について、パルス磁場の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期の出力電圧値で規格化している。この図から明らかのように、試料D3ではパルス磁場の反転回数の増加に伴って出力電圧が著しく低下している。これに対して、試料A3およびB3は磁化固定層の磁気記録状態の疲労は見られない。また、試料A3とB3との比較では、フリ

層に反強磁性結合した $\text{Co}_9\text{Fe}/\text{Ru}/\text{Co}_9\text{Fe}$ の三層構造を用いた試料B3の方が疲労が少ない。

【0119】以上のように図3の構造を有する強磁性二重トンネル接合素子は、磁気記録素子、磁気ヘッドに適用した場合に好適な特性を示すことがわかる。

【0120】なお、誘電体層として $\text{SiO}_2$ 、 $\text{AlN}$ 、 $\text{MgO}$ 、 $\text{LaAlO}_3$ または $\text{CaF}_2$ を用いた場合にも上記と同様の傾向が見られた。

【0121】実施例4

$\text{Si}/\text{SiO}_2$ 基板または $\text{Si}/\text{AlN}$ 基板上に図4または図5に示すような構造を有する2種の強磁性二重トンネル接合素子（試料A4および試料B4）を作製した例を説明する。

【0122】試料A4は、Ta下地層、Ni-Fe/Co-Feの二層膜からなる第1の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第1の誘電体層、Co-Feからなる第2の強磁性層、Ruからなる第1の非磁性層、Co-Feからなる第3の強磁性層、Ruからなる第2の非磁性層、Co-Feからなる第4の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第2の誘電体層、Co-Fe/Ni-Feの二層膜からなる第5の強磁性層、Ta保護層を順次積層した構造を有する。

【0123】試料B4は、Ta下地層、Ni-Fe/Co-Feの二層膜からなる第1の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第1の誘電体層、Co-Feからなる第2の強磁性層、Ruからなる第1の非磁性層、Co-Fe強磁性層/Ru-Fe反強磁性層/Co-Fe強磁性層、Ruからなる第2の非磁性層、Co-Feからなる第4の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第2の誘電体層、Co-Fe/Ni-Feの二層膜からなる第5の強磁性層、Ta保護層を順次積層した構造を有する。

【0124】試料A4は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を $1 \times 10^{-7}$  Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5 nm / Ni<sub>81</sub>Fe<sub>19</sub> 16 nm / Co<sub>4</sub>Fe<sub>6</sub> 3 nm /  $\text{Al}_2\text{O}_3$  1.7 nm / CoFe 2 nm / Ru 0.7 nm / CoFe 2 nm /  $\text{Al}_2\text{O}_3$  2 nm / Co<sub>4</sub>Fe<sub>6</sub> 3 nm / Ni<sub>81</sub>Fe<sub>19</sub> 16 nm / Ta 5 nmを順次積層した。なお、 $\text{Al}_2\text{O}_3$ は、純Arガス中でA1ターゲットを用いてA1を成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0125】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に100  $\mu\text{m}$ 幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0126】次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成

し、イオンミリング技術を用いて第1の $\text{Al}_2\text{O}_3$ より上部の $\text{CoFe}/\text{Ru}/\text{CoFe}/\text{Ru}/\text{CoFe}/\text{Al}_2\text{O}_3/\text{Co}_4\text{Fe}_6/\text{Ni}_{81}\text{Fe}_{19}/\text{Ta}$ を加工した。第2のレジストパターンを残したまま、電子ビーム蒸着により厚さ300nmの $\text{Al}_2\text{O}_3$ を堆積した後、第2のレジストパターンおよびその上の $\text{Al}_2\text{O}_3$ をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0127】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆スパッタしてクリーニングした。全面にA1を堆積した後、第3のレジストパターンおよびその上のA1をリフトオフして、A1電極配線を形成した。その後、磁場中熱処理炉に導入し、ピン層に一方向異方性を導入した。

【0128】試料B4は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を $1 \times 10^{-7}$  Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5nm/ $\text{Ni}_{81}\text{Fe}_{19}$  15nm/ $\text{Co}_9\text{Fe}$  2nm/ $\text{Al}_2\text{O}_3$  1.5nm/ $\text{CoFe}$  1.5nm/Ru 0.7nm/ $\text{CoFe}$  1.5nm/Ir-Mn 14nm/ $\text{CoFe}$  1.5nm/Ru 0.7nm/ $\text{CoFe}$  1.5nm/ $\text{Al}_2\text{O}_3$  2nm/ $\text{Co}_9\text{Fe}$  2nm/ $\text{Ni}_{81}\text{Fe}_{19}$  15nm/Ta 5nmを順次積層した。 $\text{Al}_2\text{O}_3$ は上記と同様な方法により形成した。

【0129】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層上に100μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。次に、第1のレジストパターンを除去した後、フォトリソグラフィ技術により最上部のTa保護層上に接合寸法を規定する第2のレジストパターンを形成し、イオンミリング技術を用いて第1の $\text{Al}_2\text{O}_3$ より上部の $\text{CoFe}/\text{Ru}/\text{CoFe}/\text{Ir-Mn}/\text{CoFe}/\text{Ru}/\text{CoFe}/\text{Al}_2\text{O}_3/\text{Co}_9\text{Fe}/\text{Ni}_{81}\text{Fe}_{19}/\text{Ta}$ を加工した。次いで、上記と同様にして、 $\text{Al}_2\text{O}_3$ 層間絶縁膜の形成、A1電極配線の形成、ピン層への一方向異方性の導入を行った。

【0130】また、比較のために、以下のような試料C4および試料D4を作製した。試料C4は強磁性一重トンネル接合素子であり、Ta 5nm/ $\text{Ni}_{81}\text{Fe}_{19}$  16nm/ $\text{Co}_4\text{Fe}_6$  3nm/ $\text{Al}_2\text{O}_3$  1.7nm/ $\text{CoFe}$  2nm/Ru 0.7nm/ $\text{CoFe}$  2nm/Ru 0.7nm/ $\text{CoFe}$  2nm/Ta 5nmという積層構造を有する。

【0131】試料D4は反強磁性結合のない強磁性二重トンネル接合であり、Ta 5nm/ $\text{Ni}_{81}\text{Fe}_{19}$  16nm/ $\text{Co}_4\text{Fe}_6$  3nm/ $\text{Al}_2\text{O}_3$  1.7nm/ $\text{CoFe}$  6nm/ $\text{Al}_2\text{O}_3$  2nm/ $\text{Co}_4\text{Fe}_6$  3nm/ $\text{Ni}_{81}\text{Fe}_{19}$  16nm/Ta 5nmという積層構造を有する。

【0132】図26に試料A4およびB4の磁気抵抗効果曲線を示す。試料A4は330eという小さな磁場でMR変化率28%が得られている。試料B4は180eという小さな磁場でMR変化率26%が得られている。

【0133】図27に試料A4、B4およびC4についてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率を電圧0Vのときの値で規格化して示している。この図から、試料A4およびB4は、試料C4に比較して磁気抵抗変化率の値が半分になる電圧 $V_{1/2}$ が大きく、電圧増大に伴うMR変化率の減少が小さいことがわかる。

【0134】次に、試料A4、B4およびD4をソレノイドコイル中に置き、パルス磁界400e中で磁化固定層の磁気記録状態の疲労試験を行った。図28に試料A4、B4およびD4について、パルス磁場の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期の出力電圧値で規格化している。この図から明らかのように、試料D4ではパルス磁場の反転回数の増加に伴って出力電圧が著しく低下している。これに対して、試料A4およびB4は磁化固定層の磁気記録状態の疲労は見られない。また、試料A4とB4との比較では、磁化固定層に反強磁性層を挿入した $\text{CoFe}/\text{Ir}/\text{CoFe}/\text{Ir-Mn}/\text{CoFe}/\text{Ir}/\text{CoFe}$ の7層構造を用いた試料B4の方が疲労が少ない。

【0135】以上のように図4の構造を有する強磁性二重トンネル接合素子は、磁気記録素子、磁気ヘッドに適用した場合に好適な特性を示すことがわかる。

【0136】なお、誘電体層として $\text{SiO}_2$ 、 $\text{AlN}$ 、 $\text{MgO}$ 、 $\text{LaAlO}_3$ または $\text{CaF}_2$ を用いた場合にも上記と同様の傾向が見られた。

【0137】実施例5

図7または図9に示したMRAMを想定して、 $\text{Si}/\text{SiO}_2$ または $\text{SiO}_2$ 基板上に図29に示すような構造を有する強磁性二重トンネル接合素子（試料A5および試料B5）を作製した例を説明する。

【0138】試料A5は、Ta下地層、Fe-Mnからなる第1の反強磁性層、 $\text{Ni}-\text{Fe}/\text{Co}-\text{Fe}$ の二層膜からなる第1の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第1の誘電体層、 $\text{Co}_9\text{Fe}$ からなる第2の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第2の誘電体層、 $\text{Co}-\text{Fe}$ からなる第3の強磁性層、ビットライン（ $\text{Ni}-\text{Fe}$ からなる第3の強磁性層、Fe-Mnからなる第2の反強磁性層、A1からなる金属層）を順次積層した構造を有する。

【0139】試料B5は、Taからなる下地層、Ir-Mnからなる第1の反強磁性層、 $\text{Co}-\text{Fe}$ からなる第1の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第1の誘電体層、 $\text{Co}-\text{Fe}/\text{Ni}-\text{Fe}/\text{Co}-\text{Fe}$ の三層膜からなる第2の強磁性層、 $\text{Al}_2\text{O}_3$ からなる第2の誘電体層、 $\text{Co}-\text{Fe}$ からなる第3の強磁性層、ビットライン（ $\text{Co}$ からなる第3の強磁性層、Ir-Mnからなる第2の反強磁

性層、A1からなる金属層)を順次積層した構造を有する。

【0140】図29に示されるように、試料A5およびB5のいずれも、接合面積に比較して第2の反強磁性膜の面積が大きい。

【0141】試料A5は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を $1 \times 10^{-7}$  Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5 nm/Fe<sub>54</sub>Mn<sub>46</sub> 18 nm/Ni<sub>8</sub>Fe<sub>2</sub> 5 nm/CoFe 2 nm/A<sub>12</sub>O<sub>3</sub> 1.7 nm/Co<sub>9</sub>Fe 3 nm/A<sub>12</sub>O<sub>3</sub> 2 nm/CoFe 2 nm/Ta 5 nmを順次積層した。なお、A<sub>12</sub>O<sub>3</sub>は、純Arガス中でA1ターゲットを用いてA1を成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0142】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa層上に50 μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0143】次に、第1のレジストパターンを除去した後、最上部のTa層上に電子線レジストを塗布し、EB描画装置を用いて第1のA<sub>12</sub>O<sub>3</sub>より上部の各層の微細加工を行い、接合面積 $1 \times 1 \mu\text{m}^2$ ,  $0.5 \times 0.5 \mu\text{m}^2$ ,  $0.15 \times 0.15 \mu\text{m}^2$ の強磁性トンネル接合を作製した。電子線レジストパターンを残したまま、電子ビーム蒸着により厚さ300 nmのA<sub>12</sub>O<sub>3</sub>を堆積した後、電子線レジストパターンおよびその上のA<sub>12</sub>O<sub>3</sub>をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0144】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆スパッタしてクリーニングし、さらにTa層を除去した。その後、ビットラインの電極配線としてNi<sub>8</sub>Fe<sub>2</sub> 5 nm/Fe<sub>54</sub>Mn<sub>46</sub> 18 nm/A1 5 nmを順次積層した。第3のレジストパターンおよびその上の電極配線をリフトオフした。その後、磁場中熱処理炉に導入し、ピン層に一方向異方性を導入した。

【0145】試料B5は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空度を $1 \times 10^{-7}$  Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5 nm/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/CoFe 3 nm/A<sub>12</sub>O<sub>3</sub> 1.5 nm/CoFe 1 nm/Ni<sub>8</sub>Fe<sub>2</sub> 3 nm/CoFe 1 nm/A<sub>12</sub>O<sub>3</sub> 1.8 nm/CoFe 3 nm/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/Ta 5 nmを順次積層した。A<sub>12</sub>O<sub>3</sub>は上記と同様な方法により形成した。

【0146】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa層上に50 μm幅の下部配線形状を規定する第1のレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0147】次に、第1のレジストパターンを除去した後、最上部のTa層上に電子線レジストを塗布し、EB描画装置を用いて第1のA<sub>12</sub>O<sub>3</sub>より上部の各層の微細加工を行い、接合面積 $1 \times 1 \mu\text{m}^2$ ,  $0.5 \times 0.5 \mu\text{m}^2$ ,  $0.15 \times 0.15 \mu\text{m}^2$ の強磁性トンネル接合を作製した。電子線レジストパターンを残したまま、電子ビーム蒸着により厚さ300 nmのA<sub>12</sub>O<sub>3</sub>を堆積した後、電子線レジストパターンおよびその上のA<sub>12</sub>O<sub>3</sub>をリフトオフし、接合部以外の部分に層間絶縁膜を形成した。

【0148】次いで、電極配線の形成領域以外の領域を覆う第3のレジストパターンを形成した後、表面を逆スパッタしてクリーニングし、さらにTa層を除去した。その後、ビットラインの電極配線としてCo/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/A1 5 nmを順次積層した。第3のレジストパターンおよびその上の電極配線をリフトオフした。その後、磁場中熱処理炉に導入し、ピン層に一方向異方性を導入した。

【0149】また、比較のために、以下のような試料C5、試料D5および試料E5を作製した。試料C5は強磁性一重トンネル接合素子であり、Ta 5 nm/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/CoFe 3 nm/A<sub>12</sub>O<sub>3</sub> 1.5 nm/CoFe 1 nm/Ni<sub>8</sub>Fe<sub>2</sub> 3 nm/CoFe 1 nm/Ta 5 nmという積層構造を有する。

【0150】試料D5は、試料B5と同様の積層構造、すなわちTa 5 nm/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/CoFe 3 nm/A<sub>12</sub>O<sub>3</sub> 1.5 nm/CoFe 1 nm/Ni<sub>8</sub>Fe<sub>2</sub> 3 nm/CoFe 1 nm/A<sub>12</sub>O<sub>3</sub> 1.8 nm/CoFe 3 nm/Ir<sub>22</sub>Mn<sub>78</sub> 18 nm/Ta 5 nmという積層構造を有する。しかし、図29の構造とは異なり、上部のIrMnからなる第2の反強磁性層(およびTa保護層)の面積も接合面積と同一になるように加工されたている。また、ビットラインはA1層のみからなっている。

【0151】試料E5は反強磁性層を含まない強磁性二重トンネル接合であり、Ta 5 nm/CoFePt 13 nm/A<sub>12</sub>O<sub>3</sub> 1.5 nm/CoFe 1 nm/Ni<sub>8</sub>Fe<sub>2</sub> 3 nm/CoFe 1 nm/A<sub>12</sub>O<sub>3</sub> 1.8 nm/CoFePt 13 nm/Ta 5 nmという積層構造を有する。

【0152】図30に試料A5およびB5の磁気抵抗効果曲線を示す。試料A5は29 Oeという小さな磁場でMR変化率28%が得られている。試料B5は39 Oeという小さな磁場でMR変化率27%が得られている。

【0153】図31に試料A5、B5およびC5についてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率を電圧0 Vのときの値で規格化して示している。この図から、試料A5およびB5は、試料C5に比較して磁気抵抗変化率の値が半分になる電圧V<sub>1/2</sub>が大きく、電圧増大に伴うMR変化率の減少が小さいこと

がわかる。

【0154】次に、試料A5、B5、D5およびE5をソレノイドコイル中に置き、パルス磁界700e中で磁化固定層の磁気記録状態の疲労試験を行った。図32に試料A5、B5、D5およびE5について、パルス磁場の反転回数と出力電圧との関係を示す。この図では、出力電圧を初期の出力電圧値で規格化している。この図から明らかなように、試料E5ではパルス磁場の反転回数の増加に伴って出力電圧が著しく低下している。また、試料D5は、接合面積が小さいほど、疲労が激しくなる傾向を示した。これは、接合面積が小さいと加工ダメージ等で上部磁化固定層が劣化したためであると考えられる。これに対して、試料A5およびB5は磁化固定層の磁気記録状態の疲労は見られない。このことから、図29に示したように、上部の反強磁性層をピットラインの一部として構成することが有利であることがわかる。

【0155】以上のように図29の構造を有する強磁性二重トンネル接合素子は、特に磁気記録素子に適用した場合に好適な特性を示すことがわかる。

【0156】なお、誘電体層としてSiO<sub>2</sub>、AlN、MgO、LaAlO<sub>3</sub>またはCaF<sub>2</sub>を用いた場合にも上記と同様の傾向が見られた。

### 【0157】実施例6

実施例1～4と同様な方法により、Si/SiO<sub>2</sub>基板またはSiO<sub>2</sub>基板上に、図1～図4に示す基本構造を有する強磁性二重トンネル接合素子を作製した。これらの素子の積層構造を表1に示す。なお、下地層および保護層としては、Ta、Ti、Ti/Pt、Pt、Ti/Pd、Ta/Pt、Ta/Pd、TiN<sub>x</sub>のいずれかを用いている。

【0158】これら試料について、MR変化率が1/2に減少する電圧値V<sub>1/2</sub>、100000回のフリー層（磁気記録層）反転時の出力値と初期出力値との比を表1に示した。いずれの試料でも大きなMR変化率が得られており、電圧依存のMR変化率の減少度合いも強磁性一重トンネル接合素子に比べて小さい。また、フリー層（磁気記録層）の磁化反転を繰り返しても、出力電圧の低下はほとんどなく、疲労が小さい。

【0159】したがって、これらの素子は磁気抵抗効果型ヘッド、センサー、磁気記憶素子として用いた場合に有効であることが分かる。

### 【0160】

【表1】

| Sample  | V <sub>1/2</sub> (V) | V(100000)/V <sub>initial</sub> |
|---|----------------------|--------------------------------|
| Ir <sub>22</sub> Mn <sub>78</sub> /Co <sub>9</sub> Fe <sub>3</sub> /SiO <sub>2</sub> /Co <sub>7</sub> Fe <sub>3</sub> /SiO <sub>2</sub> /Co <sub>9</sub> Fe <sub>3</sub> /Ir <sub>22</sub> Mn <sub>78</sub><br>(18nm) (2nm) (1.8nm) (2.4nm) (1.9nm) (3nm) (20nm)  | 0.71                 | 0.98                           |
| FeMn/Co <sub>7</sub> Fe <sub>2</sub> Ni/AlN/Co <sub>7</sub> Fe <sub>3</sub> /AlN/Co <sub>7</sub> Fe <sub>2</sub> Ni/FeMn<br>(17nm) (3nm) (1.9nm) (2.4nm) (2.1nm) (3nm) (19nm)   | 0.7                  | 0.96                           |
| PtMn/Ni <sub>2</sub> Fe <sub>2</sub> /Co <sub>9</sub> Fe <sub>3</sub> /Al <sub>2</sub> O <sub>3</sub> /Co <sub>7</sub> Fe <sub>3</sub> /Al <sub>2</sub> O <sub>3</sub> /Co <sub>9</sub> Fe <sub>2</sub> /PtMn<br>(16nm) (3nm) (2nm) (1.4nm) (2nm) (1.9nm) (1nm) (2nm) (20nm)                            | 0.79                 | 0.99                           |
| Ir <sub>22</sub> Mn <sub>78</sub> /Co <sub>4</sub> Fe <sub>5</sub> /MgO/CoFe/Ni <sub>2</sub> Fe <sub>2</sub> /CoFe/MgO/Co <sub>4</sub> Fe <sub>5</sub> /Ir <sub>22</sub> Mn <sub>78</sub><br>(17nm) (3nm) (1.7nm) (1nm) (1nm) (2.3nm) (3nm) (17nm)  | 0.76                 | 0.96                           |
| Co <sub>95</sub> Ni <sub>15</sub> /SiO <sub>2</sub> /Co <sub>7</sub> Fe <sub>2</sub> Ni/Ir <sub>22</sub> Mn <sub>78</sub> /Co <sub>7</sub> Fe <sub>2</sub> Ni/SiO <sub>2</sub> /Co <sub>95</sub> Ni <sub>15</sub><br>(14nm) (2nm) (1.5nm) (18nm) (1.5nm) (2nm) (17nm)                                   | 0.77                 | 0.97                           |
| Ni <sub>2</sub> Fe <sub>2</sub> /CoFe/AlN/Co/FeNi <sub>2</sub> /FeMn/FeNi <sub>2</sub> /Co/AlN/Co/Fe<br>(1nm) (7nm) (1.9nm) (1nm) (1nm) (1.8nm) (1.5nm) (1nm) (7nm) (1nm)   | 0.75                 | 0.95                           |
| Co <sub>95</sub> Fe <sub>15</sub> /Al <sub>2</sub> O <sub>3</sub> /Co <sub>7</sub> Fe <sub>2</sub> Ni/PtMn/Co <sub>7</sub> Fe <sub>2</sub> Ni/Al <sub>2</sub> O <sub>3</sub> /Co <sub>95</sub> Fe <sub>15</sub><br>(10nm) (1.7nm) (2nm) (18nm) (2nm) (2nm) (14nm)                                       | 0.81                 | 0.91                           |
| Co <sub>90</sub> Pt <sub>20</sub> /MgO/CoFe/Ru/CoFe/NiMn/Co <sub>6</sub> Fe <sub>3</sub> Ni/MgO/Co <sub>90</sub> Pt <sub>20</sub><br>(12nm) (2.1nm) (1.5nm) (0.7nm) (1nm) (15nm) (2nm) (2.2nm) (15nm)   | 0.74                 | 0.94                           |
| Ir <sub>22</sub> Mn <sub>78</sub> /CoFeNi/SiO <sub>2</sub> /FeCo <sub>2</sub> Ni/FeMn/FeCo <sub>2</sub> Ni/SiO <sub>2</sub> /CoFeNi/Ir <sub>22</sub> Mn <sub>78</sub><br>(19nm) (3nm) (2nm) (1.6nm) (15nm) (1.6nm) (2nm) (2nm) (19nm)   | 0.71                 | 0.91                           |
| Ir <sub>22</sub> Mn <sub>78</sub> /Co <sub>9</sub> Fe <sub>3</sub> /Al <sub>2</sub> O <sub>3</sub> /CoFe/Ir <sub>22</sub> Mn <sub>78</sub> /FeCo/Al <sub>2</sub> O <sub>3</sub> /Co <sub>9</sub> Fe/Ir <sub>22</sub> Mn <sub>78</sub><br>(19nm) (3nm) (1.8nm) (1.6nm) (13nm) (1.6nm) (2nm) (2nm) (19nm) | 0.78                 | 0.98                           |
| Ir <sub>22</sub> Mn <sub>78</sub> /Co/AlN/FeCo <sub>3</sub> Ni/Ir <sub>20</sub> Mn <sub>80</sub> /FeCo <sub>3</sub> Ni/AlN/CoFe/Ir <sub>22</sub> Mn <sub>78</sub><br>(19nm) (2nm) (2.2nm) (1.5nm) (17nm) (1.5nm) (2.2nm) (2nm) (19nm)   | 0.78                 | 0.98                           |
| PtMn/CoFeNi/MgO/FeCo <sub>2</sub> Ni <sub>2</sub> /FeMn/FeCo <sub>2</sub> Ni <sub>2</sub> /MgO/CoFeNi/PtMn<br>(20nm) (3nm) (2.2nm) (1.6nm) (15nm) (1.6nm) (2.2nm) (2nm) (20nm)  | 0.81                 | 0.91                           |
| CoFeNi/SiO <sub>2</sub> /FeCo/Ru/FeCo/Ru/Co/SiO <sub>2</sub> /CoFeNi<br>(15nm) (2nm) (1.5nm) (0.7nm) (1.5nm) (0.7nm) (1.5nm) (2nm) (17nm)   | 0.73                 | 0.97                           |
| CoFePt/AlN/Co/Ru/Co/Ru/Co/AlN/CoFePt<br>(15nm) (2nm) (1nm) (0.7nm) (1nm) (0.7nm) (1nm) (2nm) (17nm)   | 0.78                 | 0.98                           |
| CoFeNi/SiO <sub>2</sub> /FeCo/Ru/FeCo/Ir <sub>22</sub> Mn <sub>78</sub> /CoFe/Ru/CoFe/SiO <sub>2</sub> /CoFeNi<br>(14nm) (2nm) (1.7nm) (0.8nm) (1.6nm) (17nm) (1.6nm) (0.8nm) (1.7nm) (2.1nm) (14nm)  | 0.78                 | 0.98                           |
| CoFe/AlN/FeCo/Ir/FeCo/PtMn/CoFe/Ir/CoFe/AlN/CoFe<br>(15nm) (1.4nm) (1nm) (0.9nm) (1nm) (17nm) (1nm) (0.9nm) (1nm) (2.1nm) (15nm)  | 0.81                 | 0.91                           |

【0161】なお、本発明において、各層間の原子拡散・混合が生じることがあり得る。例えば、スパッタリング時にスパッタ強度を強くすれば、NiFe合金層、CO基合金層、またはこれらと非磁性層や反強磁性層との間での原子の拡散が生じると考えられる。また、温度や時間にも依存するが、熱処理でも同様の原子拡散が生じ

と考えられる。こうした原子拡散が発生しても、各層を構成する材料が本発明において要求される磁気特性を示し、明示した材料の範囲内に含まれる限り、本発明の範疇に入る。

### 【0162】実施例7

Si/SiO<sub>2</sub>基板またはSiO<sub>2</sub>基板上に図1に示すよ

うな構造を有し、フリー層の厚さが異なる3種の強磁性二重トンネル接合素子（試料T1, T2およびT3）を作製した例を説明する。

【0163】試料T1は、Ta下地層、Fe-Mn/Ni-Feの二層膜からなる第1の反強磁性層、CoFeからなる第1の強磁性層、Al<sub>2</sub>O<sub>3</sub>からなる第1の誘電体層、Co<sub>9</sub>Feからなる第2の強磁性層、Al<sub>2</sub>O<sub>3</sub>からなる第2の誘電体層、CoFeからなる第3の強磁性層、Ni-Fe/Fe-Mnの二層膜からなる第2の反強磁性層、Ta保護層を順次積層した構造を有し、フリー層であるCo<sub>9</sub>Feからなる第2の強磁性層の膜厚が2.5nmに設定されている。

【0164】試料T1は以下のようにして作製した。基板をスパッタ装置に入れ、初期真空間度を $1 \times 10^{-7}$  Torrに設定した後、Arを導入して所定の圧力に設定した。基板上に、Ta 5nm/Fe<sub>54</sub>Mn<sub>46</sub> 20nm/Ni<sub>8</sub>Fe<sub>2</sub> 5nm/CoFe 3nm/Al<sub>2</sub>O<sub>3</sub> 1.7nm/Co<sub>9</sub>Fe 2.5nm/Al<sub>2</sub>O<sub>3</sub> 2nm/CoFe 3nm/Ni<sub>8</sub>Fe<sub>2</sub> 5nm/Fe<sub>54</sub>Mn<sub>46</sub> 20nm/Ta 5nmを順次積層した。なお、Al<sub>2</sub>O<sub>3</sub>は、純Arガス中でAlターゲットを用いてAlを成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0165】上記積層膜を成膜した後、フォトリソグラフィ技術により最上部のTa保護層に100μm幅の下部配線形状を規定するレジストパターンを形成し、イオンミリング技術を用いて加工した。

【0166】次に、レジストパターンを除去した後、フォトリソグラフィ技術または電子線リソグラフィ技術およびRIEにより最上部のTa保護層に接合寸法を規定するTiハードマスクを形成し、イオンミリング技術を用いて第1のAl<sub>2</sub>O<sub>3</sub>より上部のCo<sub>9</sub>Fe/Al<sub>2</sub>O<sub>3</sub>/CoFe/Ni-Fe/Fe-Mn/Taを加工した。この工程により接合幅を様々なに変化させた。接合幅が1μm以下の素子を形成する場合には電子線リソグラフィ技術を用いた。接合部上にレジストパターンを形成し、スパッタ法またはプラズマCVD法により厚さ30.0nmのSiO<sub>2</sub>を堆積した後、レジストパターンおよびその上のSiO<sub>2</sub>をリフトオフして、接合部以外の部分に層間絶縁膜を形成した。

【0167】次いで、電極配線の形成領域以外の領域を覆うレジストパターンを形成した後、表面を逆スパッタしてクリーニングした。全面にAlを堆積した後、レジストパターンおよびその上のAlをリフトオフして、Al電極配線を形成した。その後、磁場中熱処理炉に導入し、ピン層に一方向異方性を導入した。

【0168】試料T2はフリー層であるCo<sub>9</sub>Feからなる第2の強磁性層の膜厚を7nmとした以外は、試料T1と同様にして作製した。

【0169】試料T3はフリー層であるCo<sub>9</sub>Feから

なる第2の強磁性層の膜厚を17nmとした以外は、試料T1と同様にして作製した。

【0170】図33に、試料T1、T2およびT3について、素子の接合幅とフリー層の反転磁場との関係を示す。この図では横軸を接合幅Wの逆数（1/W）としている。図33に示されるように、いずれの試料でも接合幅を縮小するに従って反転磁場が増大している。このことは、MRAM応用においては接合幅を縮小するに従って書き込み時の消費電力が増大することを意味する。しかし、フリー層の膜厚が薄い試料T1では直線の傾きが小さく、接合幅の縮小に伴う反転磁場の増大が抑制されている。一方、フリー層の膜厚が比較的厚い試料T2およびT3では、接合幅の縮小に伴う反転磁場の増大が顕著であり、MRAM応用において書き込み時の消費電力が著しく増大するおそれがある。ここで、現状の加工技術で得られる接合幅0.25μm（1/W=4）の素子に着目して反転磁場を比較する。試料T1では反転磁場が1000Oeより小さく、今後のさらなる微細化に対応できる。一方、試料T2およびT3では反転磁場が1000Oeを超えており、MRAM応用において書き込み時の消費電力がすでに高く、さらなる微細化に対応することは困難である。

【0171】図34に試料T1、T2およびT3についてMR変化率の印加電圧依存性を示す。なお、この図ではMR変化率を電圧0Vのときの値で規格化して示している。フリー層の膜厚が薄い試料T1ではMR変化率の値が半分になるバイアス電圧V<sub>1/2</sub>が0.9Vを超えており、バイアス依存性が抑制されている。一方、フリー層の膜厚が比較的厚い試料T2およびT3は、強磁性二重トンネル接合素子に比べればバイアス依存性が小さいが、V<sub>1/2</sub>は0.8V未満であり、試料T1に比べて明らかに劣っている。

【0172】図33および図34から、フリー層の厚さが薄いほど、接合の微細化に伴う反転磁場の増大が抑えられ、かつバイアス依存性も改善されることがわかる。フリー層の厚さが5nm以下であれば、0.25μmレベルの素子で反転磁場が1000Oe以下に抑えられ、かつMR変化率のバイアス依存性も改善される。しかし、フリー層の厚さが1nm未満になると、フリー層が連続膜にならず、誘電体層中に強磁性粒子が分散した、いわゆるグラニュラー構造となるおそれがある。この結果、接合特性の制御が困難になり、微粒子の大きさによっては室温で超常磁性となりMR変化率が極端に低下するという問題も生じる。したがって、フリー層の厚さは1~5nmであることが好ましい。

【0173】実施例8

Si/SiO<sub>2</sub>基板上に図14のような構造を有するMRAMを作製した例を示す。Si基板151上にプラズマCVDによりSiO<sub>2</sub>を成膜した。ダマシンプロセスを用いてワードライン152を形成した。すなわち、レ

ジストを塗布しフォトリソグラフィーによりレジストパターンを形成し、RIEによりSiO<sub>2</sub>に溝を加工し、メッキ法を用いて溝内にCuを埋め込んだ後、CMPにより平坦化を行い、ワードライン152を形成した。その後、プラズマCVDにより、ワードライン152上に厚さ250nmのSiO<sub>2</sub>層間絶縁膜を形成した。

【0174】この試料をスパッタ装置に入れ、初期真空度を $3 \times 10^{-8}$  Torrに設定した後、Arを導入して所定の圧力に設定した。SiO<sub>2</sub>層間絶縁膜上に、Ta下地層/Cu(50nm)/Ni<sub>81</sub>Fe<sub>19</sub>(5nm)/Ir<sub>22</sub>Mn<sub>78</sub>(12nm)/Co<sub>50</sub>Fe<sub>50</sub>(3nm)/Al<sub>2</sub>O<sub>3</sub>(1nm)/Co<sub>90</sub>Fe<sub>10</sub>(2nm)/Ni<sub>81</sub>Fe<sub>19</sub>(1nm)/Co<sub>90</sub>Fe<sub>10</sub>(2nm)/Ru(0.9nm)/Co<sub>90</sub>Fe<sub>10</sub>(2nm)/Ni<sub>81</sub>Fe<sub>19</sub>(1nm)/Co<sub>90</sub>Fe<sub>10</sub>(2nm)/Al<sub>2</sub>O<sub>3</sub>(1nm)/Co<sub>80</sub>Fe<sub>20</sub>(3nm)/Ru(0.9nm)/Co<sub>80</sub>Fe<sub>20</sub>/Ir<sub>22</sub>Mn<sub>78</sub>(12nm)/Ni<sub>81</sub>Fe<sub>19</sub>(5nm)/Au保護膜を積層した。Al<sub>2</sub>O<sub>3</sub>は、純Arガス中でAlターゲットを用いてAlを成膜した後、真空を破ることなく酸素を導入しプラズマ酸素に曝すことによって形成した。

【0175】上記積層膜上にSi<sub>3</sub>N<sub>4</sub>を成膜し、レジストを塗布してフォトリソグラフィによりレジストパターンを形成し、RIEにより金属配線153を規定するハードマスクを形成した後、イオンミリングを行い、積層膜を加工した。その後、レジストパターンを除去した。

【0176】次に、レジストを塗布してフォトリソグラフィにより接合寸法を規定するレジストパターンを形成し、イオンミリング技術を用いて第1のAl<sub>2</sub>O<sub>3</sub>より上部の積層膜を加工してTMR素子を形成した。TMR素子のセルサイズは全て $0.4 \times 0.4 \mu\text{m}^2$ とした。その後、レジストパターンを除去した。

【0177】次いで、プラズマCVDによりSiO<sub>2</sub>層間絶縁膜を成膜し、CMPにより250nmの厚さまで削って平坦化した。全面にCu、絶縁膜、およびCuを積層した。この積層膜上にSi<sub>3</sub>N<sub>4</sub>を成膜し、レジストを塗布してフォトリソグラフィによりレジストパターンを形成し、RIEによりハードマスクを形成した後、イオンミリングを行い、ビットライン154、層間絶縁層155、および第2ワードライン156を形成した。その後、試料を磁場中熱処理炉に導入し、磁気記録層に一軸異方性を、磁化固定層に一方向異方性を導入した。

【0178】得られたMRAMに対して以下の3つの方法で書き込みを行った。

【0179】(1) TMR素子に1mAのスピンド電流を注入しながら、ワードライン152および第2ワードライン156に10nsecの電流パルスを流して磁気記録層115の容易軸方向および困難軸方向に電流磁場を印加する方法。

【0180】(2) TMR素子へのスピンド電流の注入の

みを行う方法。

【0181】(3) ワードライン152および第2ワードライン156に10nsecの電流パルスを流して磁気記録層115の容易軸方向および困難軸方向に電流磁場を印加する方法。

【0182】なお、磁気記録層115の困難軸方向に電流磁場を印加するための電流パルスは10nsec、3mA一定とした。

【0183】磁気記録層115の磁化反転は、書き込みを行った後、TMRセルに直流電流を流し、出力電圧が変化したかどうかにより判断した。

【0184】本実施例における $0.4 \times 0.4 \mu\text{m}^2$ というサイズのTMR素子に対しては、(2)のTMR素子へのスピンド電流の注入のみを行う方法では、電流値を10mAまで増加させても、磁化反転は観測されなかった。(3)の磁気記録層115の容易軸方向および困難軸方向に電流磁場を印加する方法では、磁気記録層115の磁化反転を起こすためには、磁気記録層115の容易軸方向に電流磁場を印加するための電流を4.3mAまで増加させる必要があった。

【0185】これに対して、(1)の方法で、1mAのスピンド電流を流しながら、磁気記録層115の容易軸方向に電流磁場を印加するための電流を増加させたところ、2.6mAの電流値で磁気記録層115の磁化反転が確認された。また、磁気記録層115の容易軸方向に電流磁場を印加するための電流の向き、およびTMR素子に流すスピンド電流の向きを変えることによって、上記のような小さい電流値のままで磁気記録層115の磁化反転を繰り返すことができることがわかった。

【0186】このように、本実施例のMRAMの構造および書き込み方法を採用すれば、スピンド注入に適した構造を有し、電流磁界を印加するための配線に流す電流およびTMR素子に流す電流を小さくできる。したがって、MRAMの高密度化に伴って配線幅およびTMR素子サイズが小さくなっても、配線の溶融またはトンネルバリア層の破壊を抑制することができ、信頼性を向上できる。

【0187】

【発明の効果】以上詳述したように、本発明の強磁性二重トンネル接合を有する磁気抵抗効果素子では、所望の出力電圧値を得るため印加電圧値を増やしても磁気抵抗変化率があまり減少せず、書き込みによって磁化固定層の一部の磁気モーメントが回転して出力が徐々に低下するという問題もなく、しかも反転磁場を自由に設計できる。また、MRAMの高密度化に伴って配線幅およびTMR素子サイズが小さくなっても、配線の溶融またはトンネルバリア層の破壊を抑制することができ、信頼性を向上できる。したがって、大きな出力電圧が安定して得られる微細な磁気抵抗効果素子を提供でき、磁気抵抗効果型ヘッド、磁界センサー、磁気記憶素子などに好適に

用いることができる。

【図面の簡単な説明】

【図1】本発明の第1の磁気抵抗効果素子の基本構造を示す断面図。

【図2】本発明の第2の磁気抵抗効果素子の基本構造を示す断面図。

【図3】本発明の第3の磁気抵抗効果素子の基本構造を示す断面図。

【図4】本発明の第4の磁気抵抗効果素子の基本構造を示す断面図。

【図5】本発明の第4の磁気抵抗効果素子の変形例の基本構造を示す断面図。

【図6】MOSトランジスタと強磁性二重トンネル接合素子とを組み合わせたMRAMの等価回路図。

【図7】強磁性二重トンネル接合素子のピン層がビットラインの一部を構成する、図6のMRAMの断面図。

【図8】ダイオードと強磁性二重トンネル接合素子とを組み合わせたMRAMの等価回路図。

【図9】強磁性二重トンネル接合素子のピン層がビットラインの一部を構成する、図8のMRAMの断面図。

【図10】本発明の他のMRAMに用いられる強磁性二重トンネル接合素子の断面図。

【図11】本発明の他のMRAMに用いられる強磁性二重トンネル接合素子の断面図。

【図12】本発明の他のMRAMに用いられる強磁性二重トンネル接合素子の断面図。

【図13】本発明に係るMRAMの例を示す断面図。

【図14】本発明に係るMRAMの他の例を示す断面図。

【図15】本発明に係るトンネル接合型磁気抵抗効果素子を含む磁気抵抗効果ヘッドを搭載した磁気ヘッドアセンブリの斜視図。

【図16】図15に示す磁気ヘッドアセンブリを搭載した磁気ディスク装置の内部構造を示す斜視図。

【図17】実施例1の試料AおよびBの磁気抵抗効果曲線を示す図。

【図18】実施例1の試料A、BおよびCについて磁気抵抗変化率の印加電圧依存性を示す図。

【図19】実施例1の試料A、BおよびDについて、パルス磁場の反転回数と出力電圧との関係を示す図。

【図20】実施例2の試料A2およびB2の磁気抵抗効果曲線を示す図。

【図21】実施例2の試料A2、B2およびC2について磁気抵抗変化率の印加電圧依存性を示す図。

【図22】実施例2の試料A2、B2およびD2について、パルス磁場の反転回数と出力電圧との関係を示す図。

【図23】実施例3の試料A3およびB3の磁気抵抗効果曲線を示す図。

【図24】実施例3の試料A3、B3およびC3につい

て磁気抵抗変化率の印加電圧依存性を示す図。

【図25】実施例3の試料A3、B3およびD3について、パルス磁場の反転回数と出力電圧との関係を示す図。

【図26】実施例4の試料A4およびB4の磁気抵抗効果曲線を示す図。

【図27】実施例4の試料A4、B4およびC4について磁気抵抗変化率の印加電圧依存性を示す図。

【図28】実施例4の試料A4、B4およびD4について、パルス磁場の反転回数と出力電圧との関係を示す図。

【図29】実施例5におけるピン層がビットラインの一部を構成する磁気抵抗効果素子の断面図。

【図30】実施例5の試料A5およびB5の磁気抵抗効果曲線を示す図。

【図31】実施例5の試料A5、B5およびC5について磁気抵抗変化率の印加電圧依存性を示す図。

【図32】実施例5の試料A5、B5、D5およびE5について、パルス磁場の反転回数と出力電圧との関係を示す図。

【図33】実施例7の試料T1、T2およびT3について、接合幅と磁気抵抗変化率との関係を示す図。

【図34】実施例7の試料T1、T2およびT3について、磁気抵抗変化率の印加電圧依存性を示す図。

【符号の説明】

10…磁気抵抗効果素子

11…第1の反強磁性層

12…第1の強磁性層

13…第1の誘電体層

14…第2の強磁性層

15…第2の誘電体層

16…第3の強磁性層

17…第2の反強磁性層

20…磁気抵抗効果素子

21…第1の強磁性層

22…第1の誘電体層

23…第2の強磁性層

24…第1の反強磁性層

25…第3の強磁性層

26…第2の誘電体層

27…第4の強磁性層

30…磁気抵抗効果素子

31…第1の反強磁性層

32…第1の強磁性層

33…第1の誘電体層

34…第2の強磁性層

35…第2の反強磁性層

36…第3の強磁性層

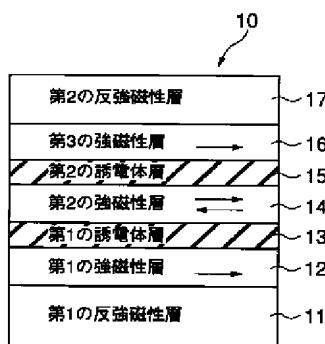
37…第2の誘電体層

38…第4の強磁性層

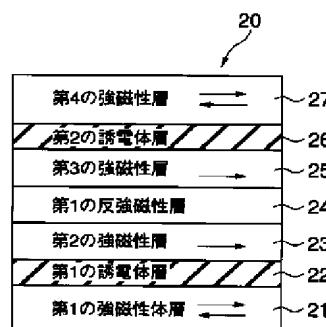
3 9…第3の反強磁性層  
 4 0…磁気抵抗効果素子  
 4 1…第1の強磁性層  
 4 2…第1の誘電体層  
 4 3…第2の強磁性層  
 4 4…第1の非磁性層  
 4 5…第3の強磁性層  
 4 6…第2の非磁性層  
 4 7…第4の強磁性層  
 4 8…第2の誘電体層  
 4 9…第5の強磁性層  
 5 0…反強磁性層  
 6 0…トランジスタ  
 6 1…シリコン基板  
 6 2…ゲート電極（読み出し用ワードライン）  
 6 2、6 3…ソース、ドレイン領域  
 7 1…書き込み用ワードライン  
 7 2…コンタクトメタル  
 7 3…下地層  
 7 4…ビットライン  
 8 0…ダイオード  
 8 1…下地層  
 9 1…ワードライン  
 9 2…ビットライン  
 1 0 1…下地層  
 1 0 2…第1の反強磁性層  
 1 0 3…第1の磁化固着層  
 1 0 4…第1の誘電体層  
 1 0 5…磁気記録層  
 1 0 6…第2の誘電体層  
 1 0 7…第2の磁化固着層  
 1 0 8…第2の反強磁性層  
 1 0 9…保護層

1 1 1…下地層  
 1 1 2…第1の反強磁性層  
 1 1 3…第1の磁化固着層  
 1 1 4…第1の誘電体層  
 1 1 5…磁気記録層  
 1 1 6…第2の誘電体層  
 1 1 7…第2の磁化固着層  
 1 1 8…第2の反強磁性層  
 1 1 9…保護層  
 1 2 1…下地層  
 1 2 2…第1の反強磁性層  
 1 2 3…第1の磁化固着層  
 1 2 4…第1の誘電体層  
 1 2 5…磁気記録層  
 1 2 6…第2の誘電体層  
 1 2 7…第2の磁化固着層  
 1 2 8…第2の反強磁性層  
 1 2 9…保護層  
 1 5 1…Si基板  
 1 5 2…ワードライン  
 1 5 3…金属配線  
 1 5 4…ビットライン  
 1 5 5…絶縁層  
 1 5 6…第2ワードライン  
 2 0 1…アクチュエーターム  
 2 0 2…サスペンション  
 2 0 3…ヘッドスライダ  
 2 0 4…リード線  
 2 0 5…電極パッド  
 2 1 1…磁気ディスク  
 2 1 2…スピンドル  
 2 1 3…固定軸  
 2 1 4…ボイスコイルモータ

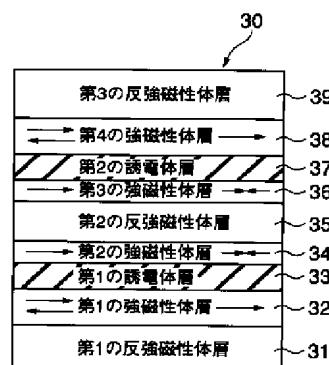
【図1】



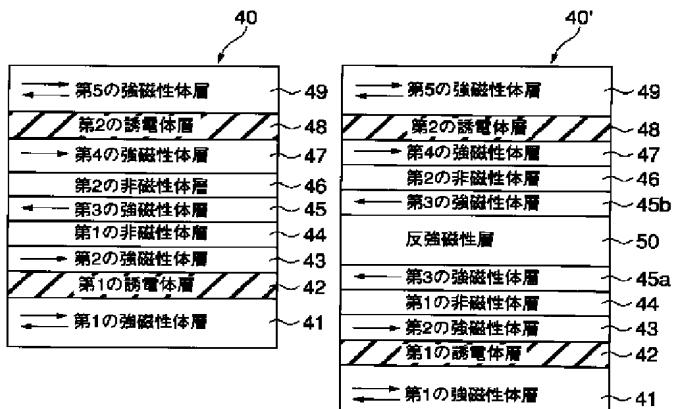
【図2】



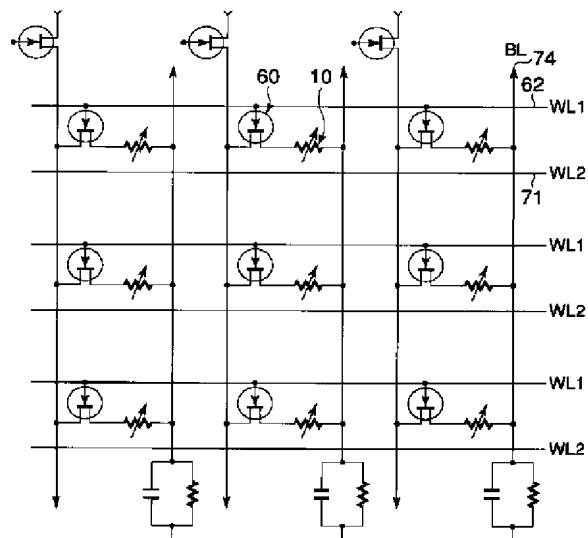
【図3】



【図4】

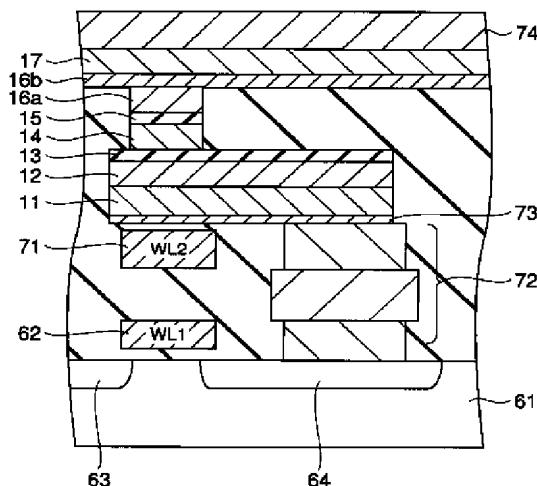


【図5】

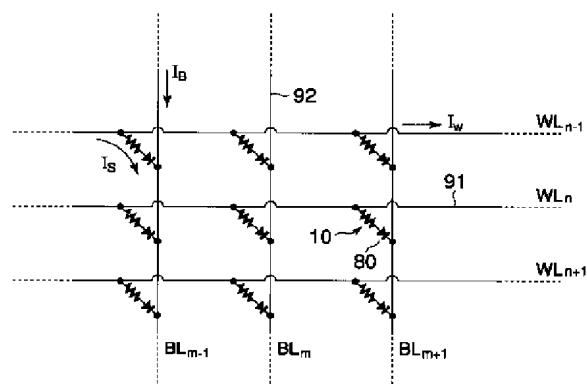


【図6】

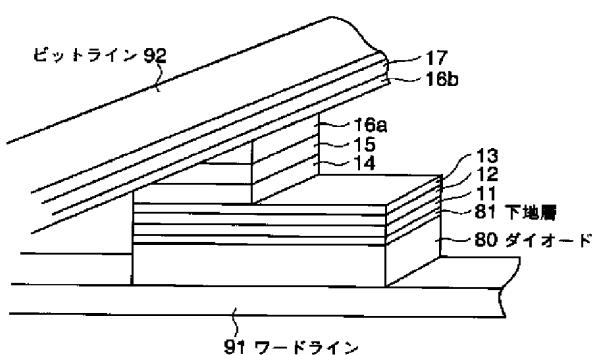
[図7]



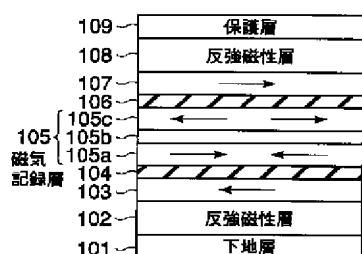
【図8】



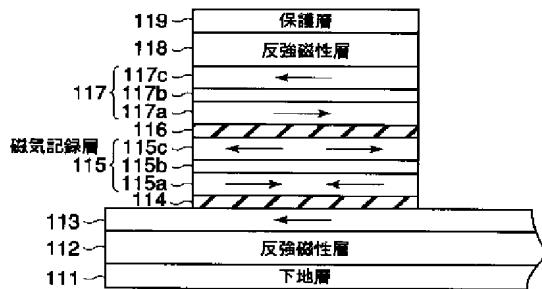
【图9】



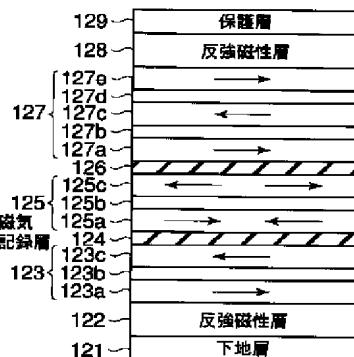
【四】10】



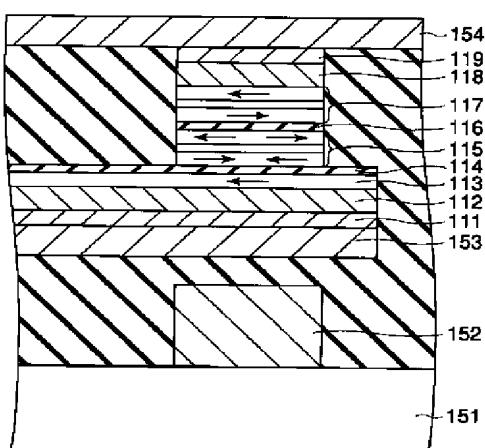
【図11】



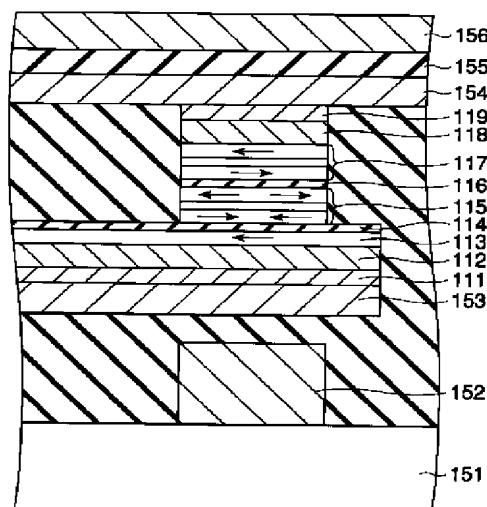
【図12】



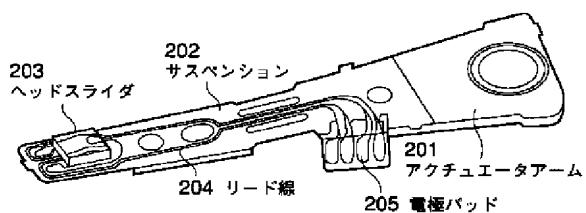
【図13】



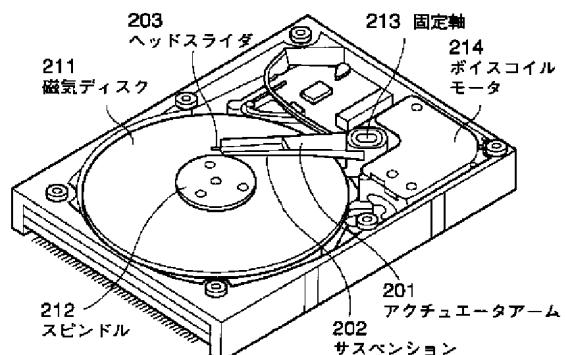
【図14】



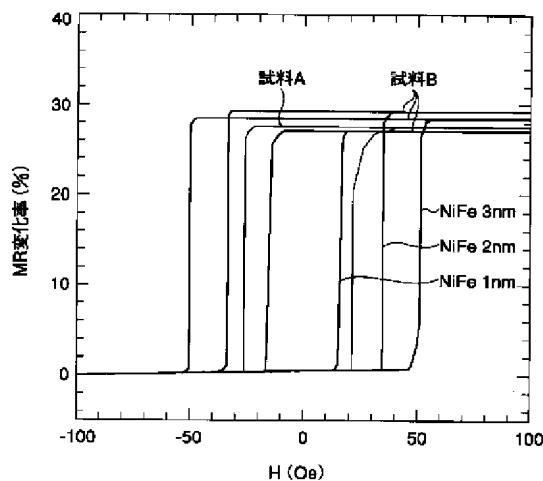
【図15】



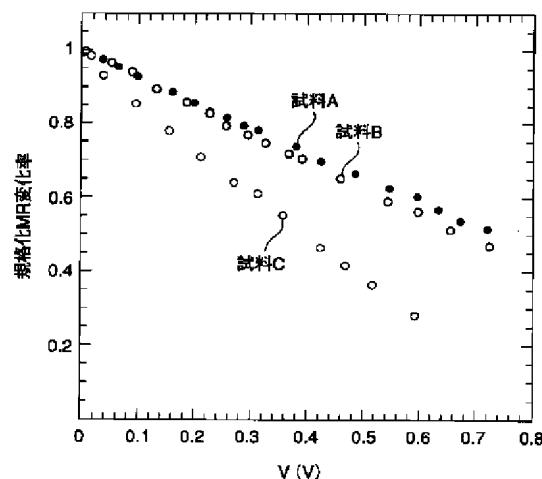
【図16】



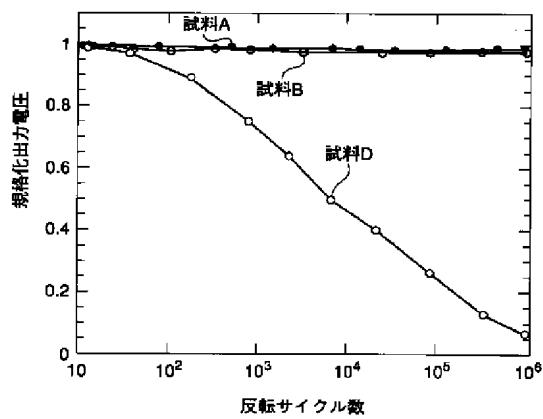
【図17】



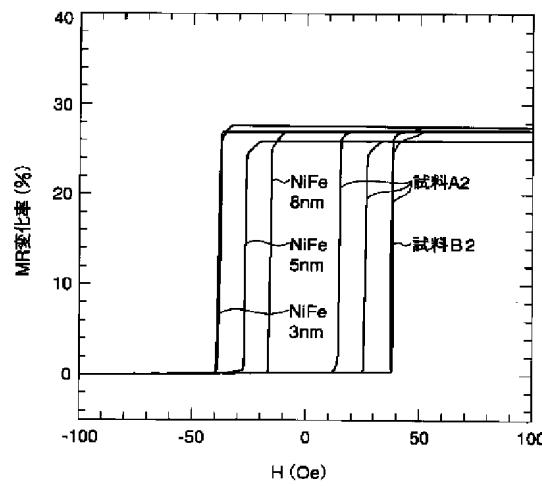
【図18】



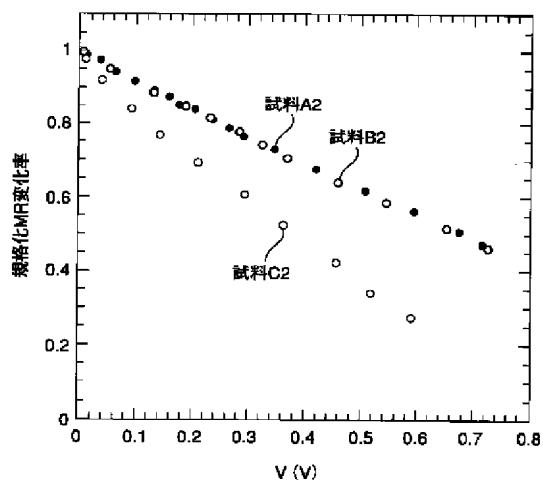
【図19】



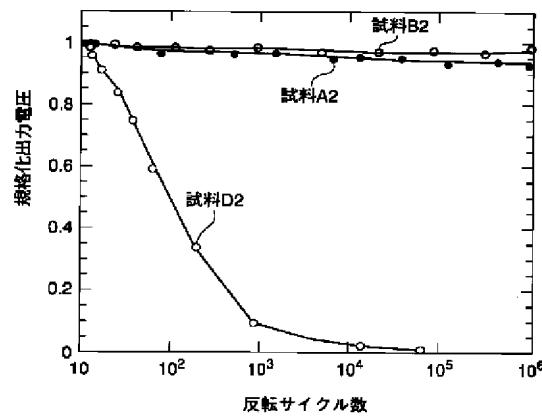
【図20】



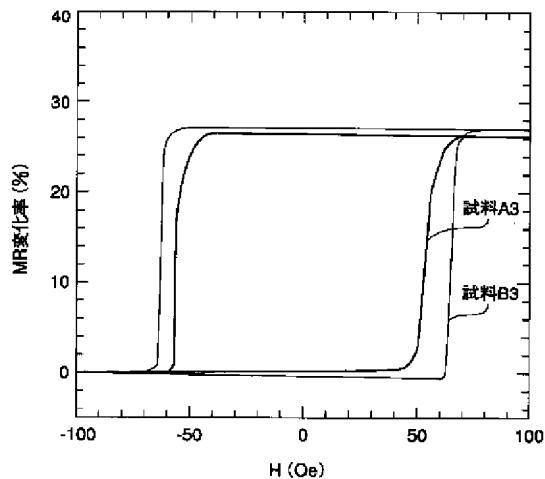
【図21】



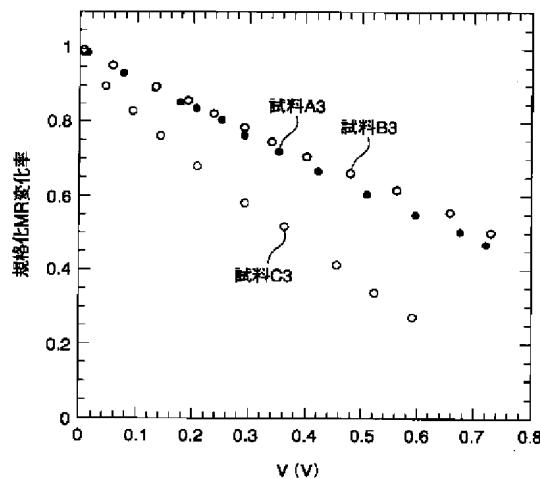
【図22】



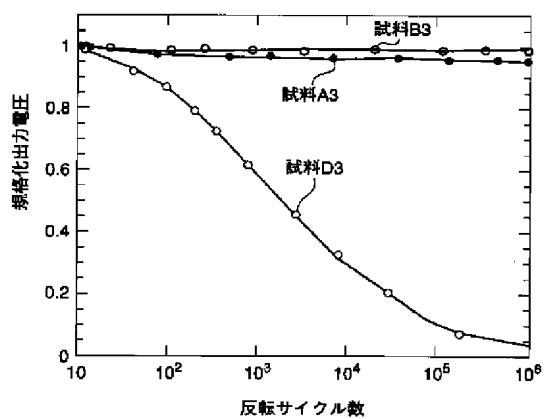
【図23】



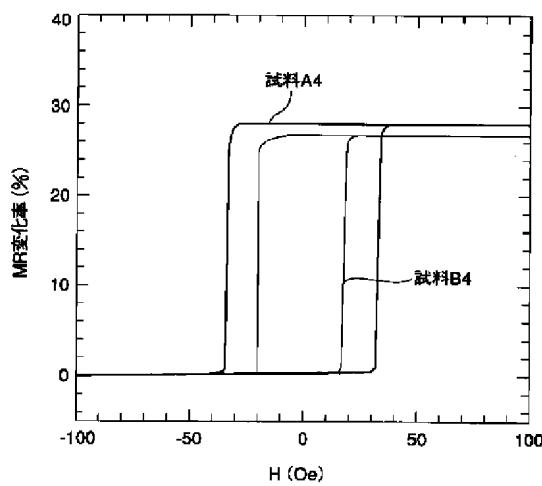
【図24】



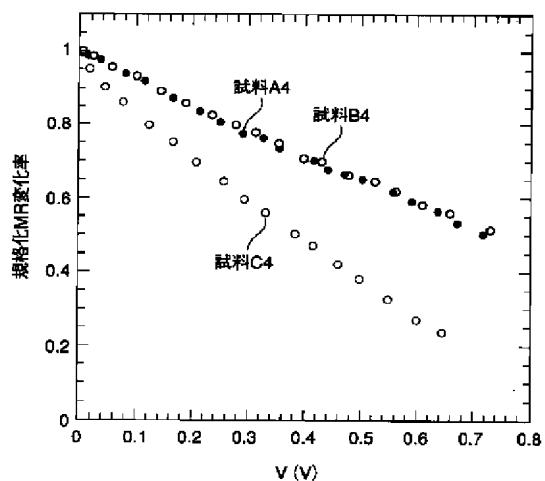
【図25】



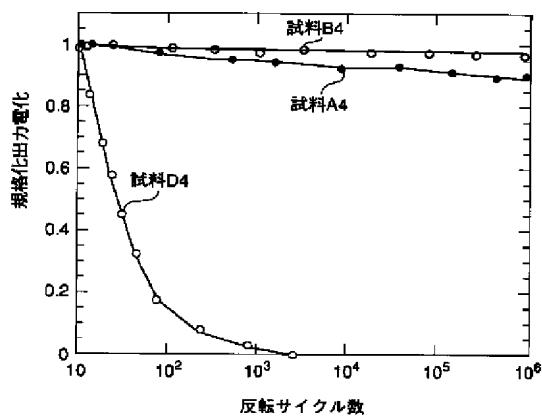
【図26】



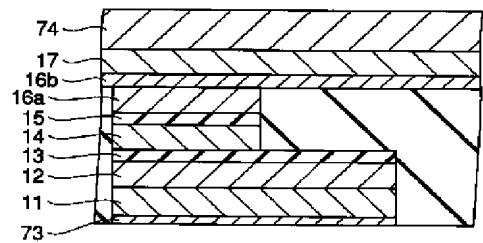
【図27】



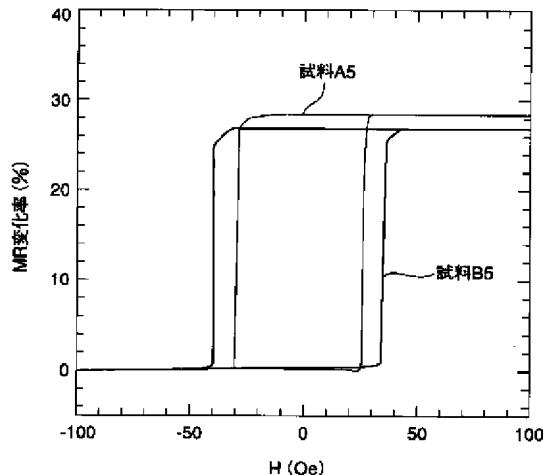
【図28】



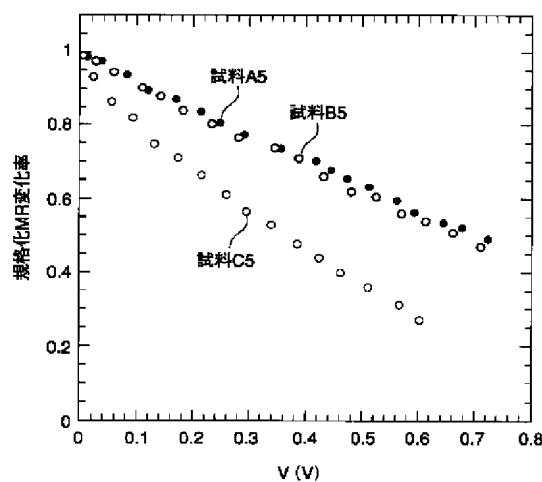
【図29】



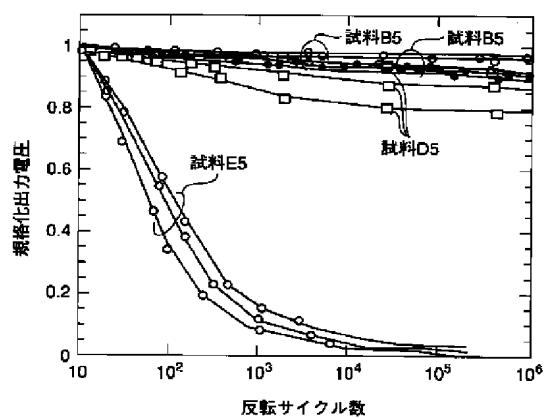
【図30】



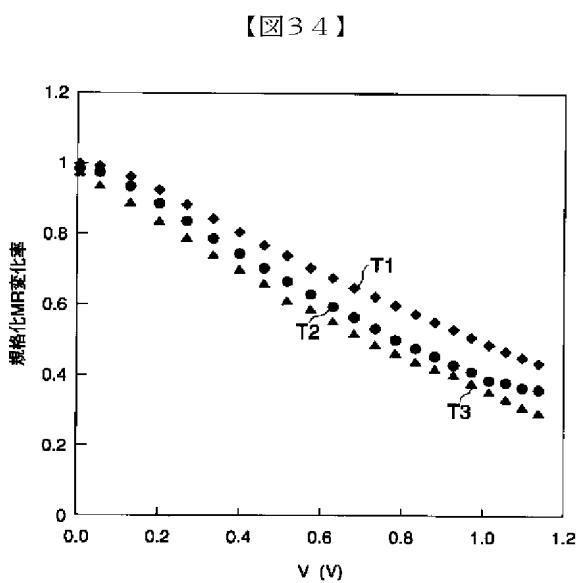
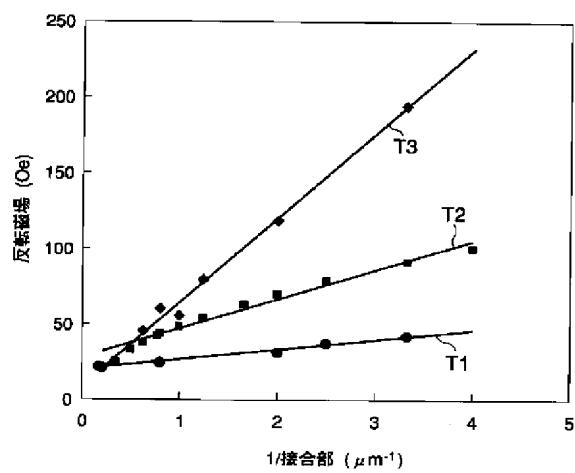
【図31】



【図32】



【図33】



フロントページの続き

(51) Int.C1.<sup>7</sup> 識別記号 F I テーテー(参考)  
H 0 1 L 43/12 G O 1 R 33/06 R

(72) 発明者 猪俣 浩一郎 (72) 発明者 砂井 正之  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内  
(72) 発明者 岸 達也  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝研究開発センター内